

Przetworniki analogowo-cyfrowe (1)

MICHAŁ NADACHOWSKI

Szybki rozwój techniki cyfrowej, a szczególnie mikroprocesorowej, spowodował znaczne rozszerzenie zakresu zastosowań przetworników analogowo-cyfrowych (a/c) oraz wzrost zainteresowania konstrukcją i właściwościami tych układów. Przetworniki a/c, stosowane dawniej głównie w specjalnej aparaturze profesjonalnej, stają się obecnie w elektronice układami powszechnego użytku. W serii kilku artykułów, których druk rozpoczynamy, będą podane podstawowe informacje o zasadach działania i właściwościach przetworników analogowo-cyfrowych różnych rodzajów.

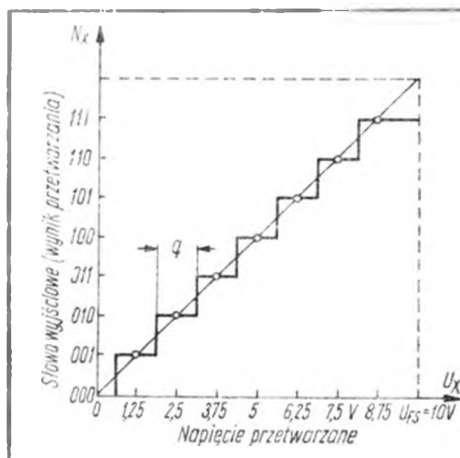
Wielkości charakteryzujące zjawiska i procesy, jakie zachodzą w otaczającym nas świecie, mają zwykle postać informacji analogowej, czyli zmieniają się w sposób ciągły, przybierając wartości, które mogą dowolnie mało różnić się od siebie. Czujniki stosowane przy przekształcaniu tych wielkości na sygnały elektryczne (np. czujniki temperatury, ciśnienia, położenia, przesunięcia, detektory promieniowania jądrowego), a także źródła informacji, jak kamery telewizyjne i mikrofony, dają sygnały również na ogół o charakterze analogowym. Tak więc większość informacji wejściowych w systemach elektronicznych ma charakter analogowy. Tymczasem przesyłanie, gromadzenie, przetwarzanie i odczyt danych w postaci analogowej jest znacznie mniej dogodny niż danych w postaci cyfrowej. Wynika to zarówno z właściwości sygnałów cyfrowych, jak i z osiągniętego w ostatnim okresie wysokiego poziomu rozwoju metod techniki cyfrowej i komputerowej. Przetwarzanie informacji za pomocą techniki cyfrowej może być realizowane łatwiej, taniej i ze znacznie większą dokładnością niż w technice analogowej. W układach analogowych każdy stopień układu lub każdy element większego systemu wnosi swój udział do błędu pomiaru, podczas gdy w technice cyfrowej o dokładności przeprowadzonych operacji decyduje w zasadzie tylko długość słowa informacji przetwarzanej. W większości przypadków technika cyfrowa dominuje nad analogową także pod względem szybkości wykonywania operacji.

Duże znaczenie, szczególnie przy przesyłaniu sygnałów, ma większa odporność sygnału cyfrowego na wpływ szumów i zakłóceń. Te zalety techniki cyfrowej są przyczyną jej powszechnego stosowania w systemach pomiarowych i w systemach przesyłania informacji, co powoduje konieczność przetwarzania – w jakiejś części systemu – sygnału analogowego na cyfrowy.

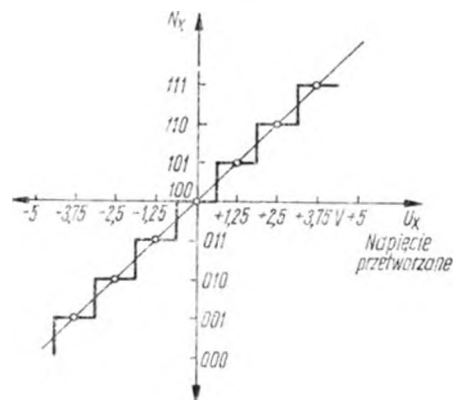
Może się wydawać, że najprostszym rozwiązaniem problemu byłoby przetworzenie sygnału w początkowej części systemu, czyli takie udoskonalenie czujników, aby dawały sygnał od razu w postaci cyfrowej. Prace prowadzone w tym kierunku wykazały jednak, że uzyskanie dobrej dokładności w czujnikach o wyjściu cyfrowym jest bardzo trudne. Z tego względu zamianę sygnału analogowego na równoważny mu sygnał cyfrowy przeprowadza się w dalszej części systemu, a urządzeniami, które spełniają to zadanie, są przetworniki analogowo-cyfrowe, zwane też konwerterami analogowo-cyfrowymi. W nomenklaturze międzynarodowej przetworniki analogowo-cyfrowe są oznaczane skrótem ADC pochodzącym od angielskiej nazwy „Analog Digital Converter”. Najczęściej są stosowane przetworniki analogowo-cyfrowe napięcia lub prądu elektrycznego.

ZASADA PRZETWARZANIA PRZETWORNIKÓW a/c

Na wejściu przetwornika analogowo-cyfrowego występuje sygnał analogowy, w którym istotna informacja jest zawarta w wartości i znaku napięcia lub prądu, a na wyjściu – sygnał cyfrowy reprezentowany przez odpowiednio zakodowaną liczbę wyrażoną zwykle w zapisie dwójkowym. Istotą przetwarzania a/c jest więc przyporządkowanie każdej wartości napięcia wejściowego U_x odpowiedniej wartości cyfrowej N_x na wyjściu przetwornika w postaci kombinacji stanów logicznych 0 lub 1. Taka kombinacja o określonej liczbie n bitów nazywa się słowem wyjściowym przetwornika i stanowi wynik przetwarzania zakodowany na ogół w naturalnym kodzie dwójkowym lub w zapisie dziesiętnym kodowanym dwójkowym (BCD).



Rys. 1.
Charakterystyka idealna
3-bitowego przetwornika a/c



Rys. 2.
Charakterystyka 3-bitowego
przetwornika a/c przetwarzającego napięcie wejściowe
o polaryzacji dodatniej i ujemnej

Jeśli na wyjściu przetwornika a/c uzyskuje się n -bitowe słowo wyjściowe: $a_1, a_2, \dots, a_n$, to napięcie wejściowe U_x odpowiadające takiemu wynikowi przetwarzania można obliczyć ze wzoru:

$$U_x = (a_1 2^{-1} + a_2 2^{-2} + \dots + a_n 2^{-n}) U_{FS} \quad (1)$$

przy czym współczynniki $a_1, \dots, a_n$ mogą przyjmować wartości 0 lub 1, a oznaczenie U_{FS} , powszechnie stosowane w nomenklaturze międzynarodowej dotyczącej przetworników, określa pełny zakres przetwarzania (ang. full scale range). Współczynnik a_1 określa stan najbardziej znaczącego bitu (MSB), a współczynnik a_n – najmniej znaczącego bitu (LSB) wyniku przetwarzania.

Przykład

Rozważmy przetwornik 5-bitowy o pełnym zakresie przetwarzania $U_{FS} = 10 \text{ V}$, w którym uzyskano wynik przetwarzania równy np. 01101 (czyli: $a_1 = 0, a_2 = 1, a_3 = 1, a_4 = 0, a_5 = 1$). Wartość napięcia przetwarzanego U_x , którą reprezentuje powyższy wynik, oblicza się ze wzoru (1):

$$\begin{aligned} U_x &= \left(a_1 \cdot \frac{1}{2} + a_2 \cdot \frac{1}{4} + a_3 \cdot \frac{1}{8} + a_4 \cdot \frac{1}{16} + a_5 \cdot \frac{1}{32} \right) U_{FS} = \\ &= \left(0 \cdot \frac{1}{2} + 1 \cdot \frac{1}{4} + 1 \cdot \frac{1}{8} + 0 \cdot \frac{1}{16} + 1 \cdot \frac{1}{32} \right) 10 \text{ V} = \\ &= 0,40625 \cdot 10 \text{ V} = 4,0625 \text{ V} \end{aligned}$$

Zasadę przetwarzania analogowo-cyfrowego ilustruje charakterystyka przedstawiona na rys. 1, określająca zależność wartości słowa wyjściowego N_x od przetwarzanego napięcia wejściowego U_x . Wykres ma charakter schodkowy. Jak wynika z rysunku, każda wartość cyfrowa na wyjściu reprezentuje pewien przedział wartości napięcia U_x , nazywany przedziałem kwantowania q . Cały zakres napięcia wejściowego jest podzielony na pewną liczbę takich przedziałów, zależną od liczby bitów w słowie wyjściowym. Liczba przedziałów jest równa 2^n , przy czym n jest liczbą bitów słowa wyjściowego.

W przykładzie podanym na rys. 1 mamy do czynienia z przetwornikiem 3-bitowym czyli takim, w którym słowo wyjściowe składa się tylko z 3 cyfr binarnych. Cały zakres napięcia U_x jest w tym przetworniku podzielony na $2^3 = 8$ przedziałów kwantowania, z których każdy ma wartość $q = 10 \text{ V} / 8 = 1,25 \text{ V}$.

ZAKRES PRZETWARZANIA

Warto zastanowić się, jakiej wartości napięcia wejściowego, np. w przetworniku 3-bitowym, odpowiada maksymalny wynik przetwarzania 111. Ze wzoru (1) można obliczyć wartość 8,75 V, a więc mniejszą od pełnego zakresu przetwarzania (równego $U_{FS} = 10 \text{ V}$) o 1,25 V. Pełny zakres przetwarzania U_{FS} jest bowiem w przetwornikach a/c parametrem o charakterze teo-

retycznym, przydatnym do obliczeń. Rzeczywisty, praktyczny zakres przetwarzania jest zawsze mniejszy o wartość jednego przedziału kwantowania.

ROZDZIELCZOŚĆ PRZETWORNIKA

Liczba przedziałów kwantowania, czyli liczba bitów słowa wyjściowego, określa podstawowy parametr przetwornika a/c, jakim jest rozdzielczość. Rozdzielczość, zwana też zdolnością rozdzielczą, wyraża najmniejszą wartość sygnału wejściowego rozróżnialną przez przetwornik. Rozdzielczość może być wyrażana w jednostkach napięcia (zwykle w miliwoltach) jako wielkość przedziału kwantowania q , czyli przez wartość napięcia wejściowego U_x odpowiadającą najmniej znaczącemu bitowi (1 LSB) słowa wyjściowego:

$$q = \frac{U_{FS}}{2^n} \quad (2)$$

Określa się często rozdzielczość po prostu jako liczbę bitów słowa wyjściowego. Na przykład przetwornik, którego charakterystykę przedstawiono na rys. 1, ma rozdzielczość 3-bitową lub równą 1,25 V.

Po omówieniu rozdzielczości wróćmy jeszcze do obliczenia przeprowadzonego na przykładzie przetwornika 5-bitowego, aby skomentować i uściślić uzyskany tam wynik $U_x = 0625 \text{ V}$. Ten rezultat jest obciążony błędem rozdzielczości i wyraża wartość środka przedziału napięć U_x odpowiadającego podanej wartości wyniku przetwarzania. Ponieważ rozdzielczość przetwornika 5-bitowego o pełnym zakresie $U_{FS} = 10 \text{ V}$ jest równa $10 \text{ V} / 2^5 = 312,5 \text{ mV}$, poszukiwana więc wartość napięcia U_x mieści się w przedziale $U_x = 4,0625 \text{ V} \pm \frac{1}{2} \cdot 312,5 \text{ mV}$. Praktyczne układy przetworników a/c charakteryzują się rozdzielczością od 6 do 16 bitów, przy czym rozdzielczości powyżej 13 bitów występują raczej w układach specjalnych.

Obliczmy dla przykładu, jaką rozdzielczością charakteryzują się przetworniki a/c stosowane przy nagrywaniu płyt z zapisem cyfrowym typu „Compact Disc”. Przy tym sposobie rejestracji uzyskuje się dynamikę zapisu ok. 90 dB, czyli jak można obliczyć równo 1:31622. Na taką więc co najmniej liczbę przedziałów kwantowania powinien być podzielony cały zakres przetwarzania. Łatwo można wykazać, że konieczny jest przetwornik a/c o bardzo wysokiej, co najmniej 15-bitowej rozdzielczości, który ma $2^{15} = 32768$ przedziałów kwantowania. W praktyce do tego celu stosuje się przetworniki o jeszcze lepszej, obliczonej z pewnym zapasem, rozdzielczości 16-bitowej. Podobna rozdzielczość jest oczywiście niezbędna w przetworniku cyfrowo-analogowym przy odtwarzaniu płyt.

Charakterystyka przedstawiona na rys. 1 dotyczy przetwornika napięcia jednej polaryzacji. Na rys. 2 przedstawiono podobną charakterystykę przetwornika 3-bitowego w przypadku przetwarzania sygnałów obu znaków.

(Dc. w następnym nrze)

Przetworniki analogowo-cyfrowe (2)

MICHAŁ NADACHOWSKI

BŁĘDY ANALOGOWE, DOKŁADNOŚĆ PRZETWARZANIA

Rozdzielczość jest właściwością związaną przede wszystkim z cechami przetwornika a/c jako układu cyfrowego, gdyż wiąże się z liczbą bitów słowa wyjściowego. Właściwości przetwornika jako układu analogowego przejawiają się w jego dokładności uzależnionej od kilku rodzajów błędów, z których główny wpływ mają: błędy wzmocnienia i przesunięcia zera, nieliniowość całkowita i różniczkowa oraz zmiany termiczne.

Błąd wzmocnienia (lub skalowania) wynika ze zmiany nachylenia rzeczywistej charakterystyki przetwarzania w stosunku do charakterystyki idealnej, jak to przedstawiono na rys. 3a. Liczbowo błąd ten wyraża się odchyleniem U_{fs} rzeczywistej wartości pełnego zakresu przetwarzania od wartości nominalnej. Błąd przesunięcia zera, który zilustrowano na rys. 3b, jest określony przez wartość przesunięcia ΔU_{x0} rzeczywistej charakterystyki w stosunku do idealnej, przechodzącej przez punkt zerowy. Wartości błędów wzmocnienia i przesunięcia zera rzadko można znaleźć w danych katalogowych. W nowoczesnych układach przetworników błędy te są zwykle całkowicie skompensowane. Występują natomiast zmiany termiczne napięcia przesunięcia zera (wyrażane w $\mu V/^{\circ}C$) oraz wzmocnienia (w $\%/^{\circ}C$ lub w jednostkach ppm/ $^{\circ}C$, czyli w milionowych częściach na stopień Celsjusza).

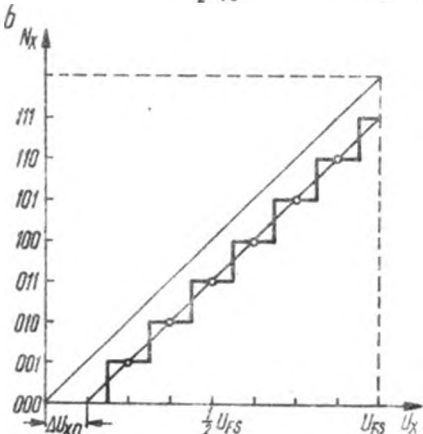
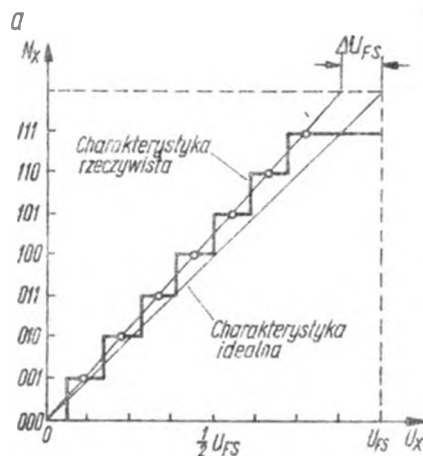
Istotny wpływ na dokładność przetwarzania mają błędy nieliniowości. Rozróżnia się dwa rodzaje tych błędów: nieliniowość całkowitą i różniczkową. Nieliniowość całkowita jest określana jako maksymalne względne odchylenie rzeczywistej charakterystyki przetwarzania od prostej łączącej skrajne punkty zakresu przetwarzania. Sposób wyznaczania nieliniowości całkowitej

na przykładzie przetwornika 3-bitowego przedstawiono na rys. 4a. Charakterystykę rzeczywistą wyznaczono w tym przypadku jako linię łączącą środki przedziałów napięcia U_x odpowiadających kolejnym wartościom cyfrowym na wyjściu przetwornika. Wyznaczwszy maksymalne odchylenie zaznaczone na rysunku jako $(\Delta U_x)_{max}$ można obliczyć nieliniowość całkowitą wg wzoru:

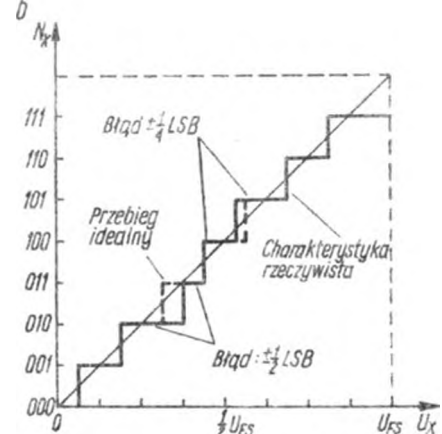
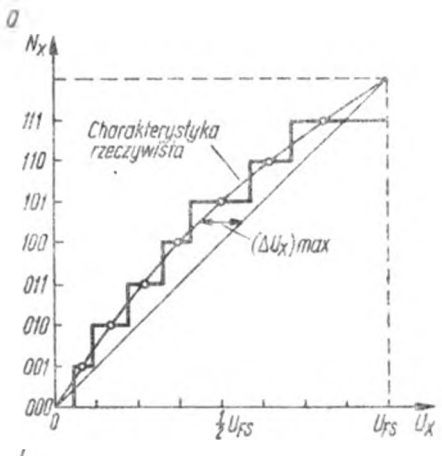
$$E_c = \frac{(\Delta U_x)_{max}}{U_{fs}} 100\% \quad (3)$$

Przy podawaniu parametrów katalogowych przetworników nieliniowość jest często wyrażana nie w procentach, lecz w ułamkach wartości LSB, co należy rozumieć jako ułamek wartości analogowego przedziału kwantowania q , odpowiadającego wartości najmniej znaczącego bitu 1 LSB. W przykładzie podanym na rys. 4 nieliniowość całkowita jest równa około 1 LSB.

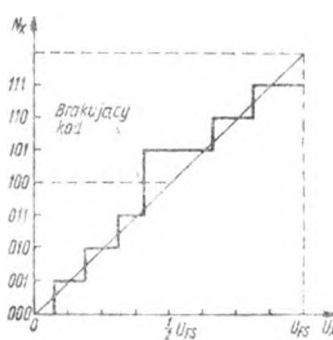
O ile nieliniowość całkowita dotyczy charakterystyki przetwarzania traktowanej jako całość, czyli można ją nazwać nieliniowością w skali „makro”, to przy wyznaczaniu nieliniowości różniczkowej trzeba analizować szerokość każdego przedziału kwantowania. Jest to więc jakby nieliniowość w skali „mikro”. Definiuje się ją jako maksymalne względne odchylenie wielkości elementarnego przedziału kwantowania (odpowiadającego 1 LSB) od jego wartości nominalnej $q = U_{fs}/2^n$. Na przykład, w charakterystyce przedstawionej na rys. 4b w czterech poziomach kwantowania występują błędy nieliniowości różniczkowej równe $\pm 1/2$ LSB oraz $\pm 1/4$ LSB. W danych katalogowych nieliniowość różniczkowa jest wyrażana w ułamkach LSB i typowa jej wartość w dobrze zaprojektowanym przetworniku jest nie większa od $\pm 1/2$ LSB.



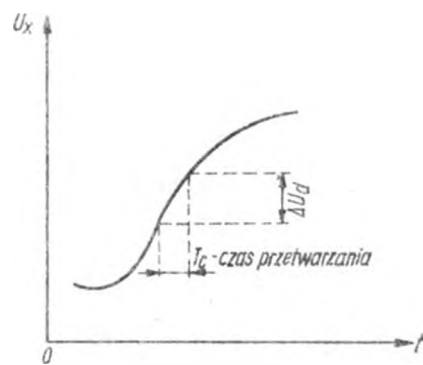
Rys. 3. Charakterystyka przetwornika a/c
a – z błędem wzmocnienia,
b – z błędem przesunięcia zera



Rys. 4. Charakterystyka przetwornika a/c
z błędami nieliniowości
a – całkowitej, b – różniczkowej



Rys. 5. Przykład charakterystyki przetwornika a/c z brakującym kodem



Rys. 6. Powstawanie błędu dynamicznego przetwornika a/c

Cd. ze str. 15

Jeśli błąd nieliniowości różniczkowej przekracza granicę ± 1 LSB, to w przebiegu charakterystyki przetwarzania mogą wystąpić tzw. brakujące kody. Oznacza to, że na wyjściu przetwornika nie pojawiają się pewne wartości cyfrowe, mimo że napięcie wejściowe zmienia się w całym zakresie. Na przykład w charakterystyce przedstawionej na rys. 5 nie pojawia się słowo wyjściowe o wartości 100, gdyż wskutek dużej nieliniowości różniczkowej następuje znaczne rozszerzenie sąsiedniego poziomu kwantowania, powodujące zaniknięcie poziomu odpowiadającego stanowi 100. Błąd nieliniowości różniczkowej w całym zakresie przetwarzania mniejszy od ± 1 LSB daje gwarancję, że nie będzie brakujących kodów w charakterystyce przetwarzania. Z tego powodu w danych katalogowych, w rubryce dotyczącej nieliniowości różniczkowej, spotyka się stwierdzenie „nie ma brakujących kodów”, które interpretuje się jako nieliniowość różniczkową mniejszą od ± 1 LSB.

Wszystkie błędy związane z analogowymi cechami przetwornika a/c, tzn. błędy wzmocnienia, przesunięcia zera i nieliniowości, a także wpływy napięcia zasilającego i zmian termicznych decydują o dokładności przetwarzania, która jest określana na ogół jako dokładność względna i wyrażana w częściach najmniejszej znaczącego bitu LSB.

Dokładność a rozdzielczość przetwornika

Trzeba podkreślić, że suma wszystkich błędów analogowych, czyli dokładność przetwornika, w całym zakresie temperatury pracy powinna się mieścić w granicach określonych rozdzielczością, czyli wartością przedziału kwantowania $\pm U_{FS}/2^n$ odpowiadającą 1 LSB. W prawidłowo zaprojektowanym przetworniku a/c liczba bitów wyniku przetwarzania jest tak dobie-

rana, że wartość błędu analogowego wyrażonego przez dokładność jest mniejsza od błędu kwantyzacji wynikającego z rozdzielczości. Zwiększanie liczby bitów wyniku, czyli zdolności rozdzielczej ponad granicę wynikającą z wielkości błędu analogowego, jest niecelowe, gdyż nie poprawia już dokładności przetwarzania. Tak więc przy prawidłowo wyznaczonych parametrach przetwornika a/c wartość katalogowej zdolności rozdzielczej powinna określać także jego dokładność.

SZYBKOŚĆ PRZETWARZANIA

Proces przetwarzania analogowo-cyfrowego odbywa się z pewną określoną szybkością, którą można wyrazić przez czas przetwarzania, częstotliwość przetwarzania lub tzw. szybkość bitową.

Czas przetwarzania T_C określa się jako czas konieczny do jednego całkowitego przetworzenia na wielkość cyfrową sygnału analogowego o wartości równej pełnemu zakresowi przetwarzania. Jest to więc czas upływający od chwili podania sygnału inicjującego przetwarzanie do pojawienia się pełnej wartości cyfrowej wyniku przetwarzania.

Częstotliwość przetwarzania f_C jest to maksymalna częstotliwość, z jaką mogą następować kolejne przetworzenia sygnału wejściowego z zachowaniem określonej dokładności i rozdzielczości w pełnym zakresie przetwarzania. Przyjmuje się, że częstotliwość przetwarzania jest w przybliżeniu równa odwrotności czasu przetwarzania, chociaż istnieją odchylenia od tej zasady. Przy obliczaniu częstotliwości przetwarzania powinno się bowiem uwzględnić nie tylko czas przetwarzania, lecz także niezbędny czas ustalania się warunków pracy układu przed następnym cyklem przetwarzania. Z tego powodu częs-

totliwość przetwarzania jest z reguły nieco mniejsza od odwrotności czasu przetwarzania.

Szybkość bitowa jest określana przez liczbę bitów rezultatu przetwarzania uzyskanych w jednostce czasu, np. bitów/s lub megabitów/s.

Omawiając parametry związane z dokładnością przetwornika przyjmowaliśmy, że wejściowy sygnał analogowy pozostaje niezmienny w czasie przetwarzania. W rzeczywistości w wielu przypadkach wartość sygnału podczas przetwarzania zmienia się, co jest przyczyną powstawania błędów dynamicznego. Wartość sygnału w chwili rozpoczęcia przetwarzania różni się od wartości po upływie czasu T_c , czyli w chwili zakończenia przetwarzania, jak to przedstawiono na rys. 6. Różnica tych wartości jest właśnie błędem dynamicznym ΔU_d przetwornika zależnym od czasu przetwarzania i od szybkości zmian sygnału przetwarzanego. Błąd dynamiczny jest oczywiście tym mniejszy, im krótszy jest czas przetwarzania. W praktyce dąży się do tego, aby błąd dynamiczny nie pogarszał zdolności rozdzielczej przetwornika. W tym celu zależnie od szybkości zmian sygnału trzeba dobierać przetwornik o odpowiednio krótkim czasie przetwarzania $T_{c \max}$ tak, aby błąd dynamiczny był mniejszy od błędu rozdzielczości.

W przypadku przetwarzania sygnału sinusoidalnego korzysta się ze wzoru określającego maksymalny dopuszczalny czas przetwarzania, przy którym błąd dynamiczny jest mniejszy od błędu rozdzielczości, czyli od wartości odpowiadającej 1 LSB. Wzór ma postać:

$$T_{c \max} = \frac{1}{2^n \pi f} \quad (4)$$

w którym:

f – częstotliwość przebiegu sinusoidalnego,

n – rozdzielczość wyrażona liczbą bitów.

Przykładowo obliczmy, jaki maksymalny czas przetwarzania może mieć przetwornik, aby przetworzyć napięcie sinusoidalne o częstotliwości 1 kHz z rozdzielczością 10-bitową. Korzystając ze wzoru (4) otrzymuje się maksymalną wartość czasu przetwarzania:

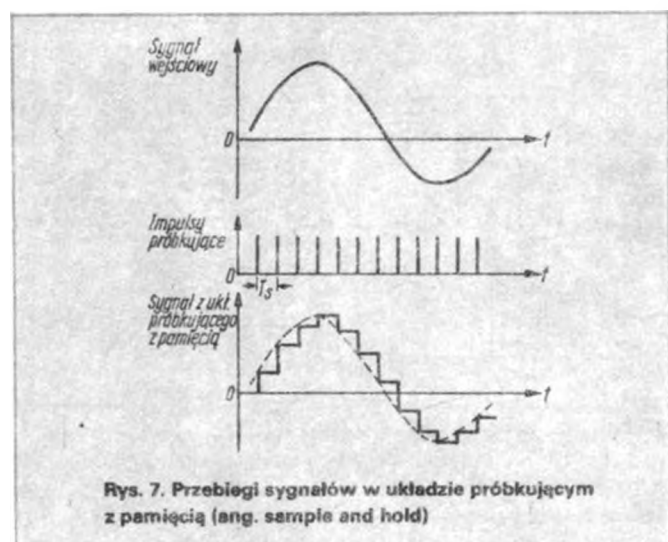
$$T_{c \max} = \frac{1}{2^{10} \cdot \pi \cdot 10^3} = 310 \cdot 10^{-9} \text{ s} = 310 \text{ ns}$$

Tak więc wymagania dotyczące czasu przetwarzania sygnałów zmiennych w czasie są ostre, gdyż już sygnały o częstotliwościach rzędu kiloherców wymagają do przetworzenia z dobrą rozdzielczością przetworników o czasach rzędu kilkuset nanosekund. Osiągnięcie takich czasów przetwarzania w układach o dużej rozdzielczości jest trudnym problemem technicznym. Zamiast stosowania przetwornika o tak dużej szybkości przetwarzania można zastosować układ próbkujący z pamięcią, który umieszczony przed przetwornikiem utrzymuje stałą wartość napięcia podczas przetwarzania.

Funkcję, jaką spełnia układ próbkujący z pamięcią, wyjaśniono na rys. 7. W odstępach czasowych równych T_s , zwanych okresami próbkowania, następuje pobieranie próbki aktualnej wartości napięcia wejściowego. Ta wartość jest następnie zapamiętywana przez cały okres T_s , aż do chwili pojawienia się następnego impulsu próbkującego, który powoduje pobranie kolejnej próbki. Zatem w przedziałach czasu T_s napięcie na wyjściu układu próbkującego pozostaje stałe i może być przetwarzane bez obawy powstania znacznego błędu dynamicznego. Działanie układu próbkującego z pamięcią jest zwykle oparte na ładowaniu kondensatora do wartości sygnału wejściowego i utrzymywania na nim tej wartości przez pewien czas.

Ważnym problemem jest odpowiedni dobór okresu próbkowania T_s lub częstotliwości próbkowania $f_s = 1/T_s$. Został on rozwiązany teoretycznie i sformułowany w postaci prawa próbkowania Shannona-Kotelnikowa. Zgodnie z tym prawem pełna informacja zawarta w sygnale ciągłym zmieniającym się w czasie może być wyrażona za pomocą kolejnych próbek jego wartości, jeśli częstotliwość próbkowania jest co najmniej dwukrotnie większa od największej częstotliwości występującej w przetwarzanym sygnale. Prawo to ma duże znaczenie praktyczne. Korzystając z niego określa się np. wymaganą częstotliwość próbkowania przy cyfrowym zapisie dźwięku. W płytach typu „Compact Disc” w celu prawidłowego odwzorowania sygnału akustycznego w paśmie od 20 kHz trzeba stosować częstotliwość próbkowania nie mniejszą niż 40 kHz. W praktyce stosuje się częstotliwość 44,1 MHz, co oznacza pobieranie próbek w odstępach czasowych ok. 22 μ s. W tym czasie powinno nastąpić przetworzenie kolejnej próbki, z czego wynikają wymagania dotyczące szybkości przetwarzania analogowo-cyfrowego.

W tej części artykułu zostały omówione najważniejsze parametry przetworników a/c. Wartości parametrów, jakie można osiągnąć w praktycznych układach przetworników, zależą od zastosowanej metody przetwarzania i od rozwiązania układowego. Tym problemom będą poświęcone dalsze części artykułu.



Rys. 7. Przebiegi sygnałów w układzie próbkującym z pamięcią (ang. sample and hold)

Przetworniki analogowo-cyfrowe (3)

MICHAŁ NADACHOWSKI

W poprzednich artykułach omówiono najważniejsze właściwości przetworników analogowo-cyfrowych. Parametry używane w praktycznych rozwiązaniach przetworników zależą przede wszystkim od zastosowanej metody przetwarzania. Poniżej omówiono metody przetwarzania a/c.

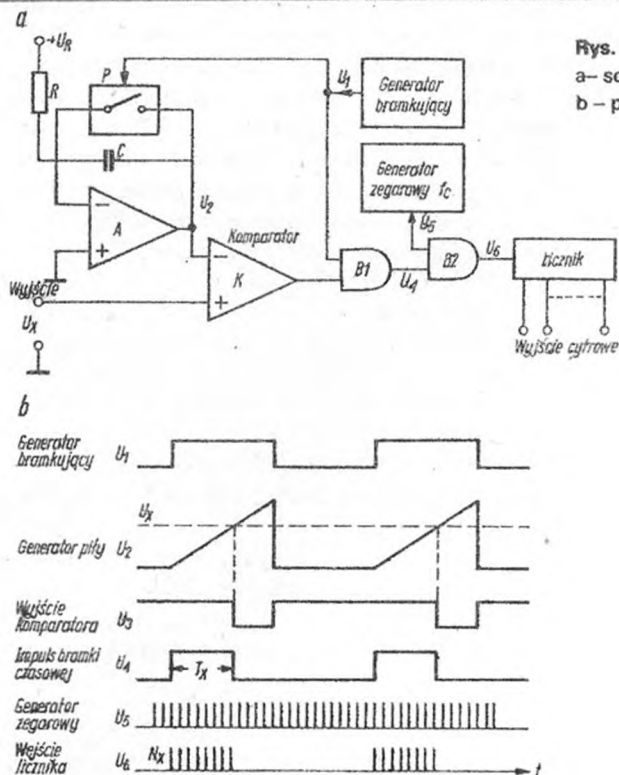
METODY CZASOWE PRZETWARZANIA A/C

Szerokie stosowanie przetworników analogowo-cyfrowych w różnych dziedzinach powoduje, że parametry przetworników, zależnie od potrzeb, powinny spełniać bardzo różnorodne wymagania. Z tego powodu opracowano wiele metod przetwarzania a/c i nadal powstają nowe, ulepszone metody. Spośród kilkudziesięciu znanych sposobów przetwarzania, tylko kilka znalazło szerokie zastosowanie w praktyce. Ogólnie metody przetwarzania analogowo-cyfrowego można podzielić na dwie grupy: metody pośrednie i bezpośrednie. W przetwornikach a/c opartych na pośrednich metodach przetwarzania wejściowy sygnał analogowy jest zamieniany na proporcjonalną do niego wielkość pomocniczą, którą zwykle jest czas lub częstotliwość. Dlatego wśród metod pośrednich wyróżnia się metody czasowe i częstotliwościowe. W przetwornikach opartych na metodach bezpośrednich następuje porównanie mierzonego napięcia z pewnym napięciem (lub kilkoma napięciami) odniesienia. Wśród tych metod wyróżnia się dwie grupy: kompensacyjne i bezpośredniego porównania.

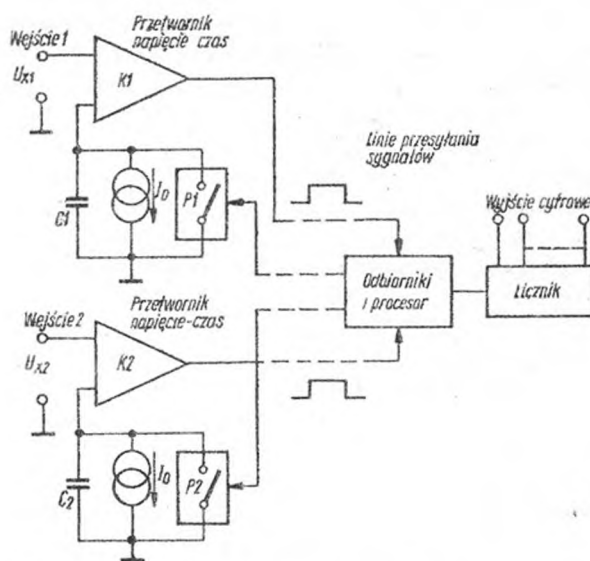
W przetwornikach, w których wykorzystuje się metodę czasową, wartość napięcia przetwarzanego jest zamieniana na proporcjonalny do niej podział czasu. Stosowanych jest kilka rodzajów metody czasowej: prosta oraz z podwójnym, potrójnym lub poczwórnym całkowaniem. Największe znaczenie praktyczne mają obecnie przetworniki z podwójnym całkowaniem.

Metoda czasowa prosta jest jednym z najmniej skomplikowanych i najdawniej stosowanych sposobów przetwarzania a/c. Istota metody polega na generowaniu przebiegu napięciowego zmieniającego się liniowo w funkcji czasu (czyli przebiegu piłokształtnego) i porównywaniu go z przetwarzanym napięciem wejściowym U_x . Zasadę działania takiego przetwornika przedstawiono na rys. 1.

Przebieg piłokształtny jest wytwarzany w układzie integratora składającego się ze wzmacniacza operacyjnego A, rezystora R oraz kondensatora C umieszczonego w pętli sprzężenia zwrotnego wzmacniacza. Ładowanie kondensatora stałym prądem równym U_R/R rozpoczyna się w chwili otwarcia przełącznika P impulsem z generatora bramkującego. Jest to jednocześnie początek impulsu bramki czasowej (przebieg U_4), który powoduje rozpoczęcie zliczania impulsów zegarowych w liczniku. Impulsy te są generowane przez oddzielny generator impulsów o stałej częstotliwości f_c . Impuls bramki czasowej o szerokości T_x trwa aż do momentu zrównania się przebiegu



Rys. 1. Przetwarzanie a/c metodą czasową prostą
a - schemat blokowy przetwornika,
b - przebiegi czasowe napięć



Rys. 2. System zdalnego przesyłania sygnałów z przetworników napięcie-czas

liniowo narastającego \$U_2\$ z napięciem przetwarzanym \$U_x\$, gdy na wyjściu komparatora \$K\$ pojawia się niski stan napięciowy. Ustaje wówczas zliczanie impulsów zegarowych w liczniku, a zawartość licznika \$N\$ jest proporcjonalna do napięcia przetwarzanego \$U_x\$ zgodnie ze wzorem:

$$N = \frac{U_x}{I_0} \cdot f_c$$

w którym:

\$f_c\$ - częstotliwość generatora zegarowego,

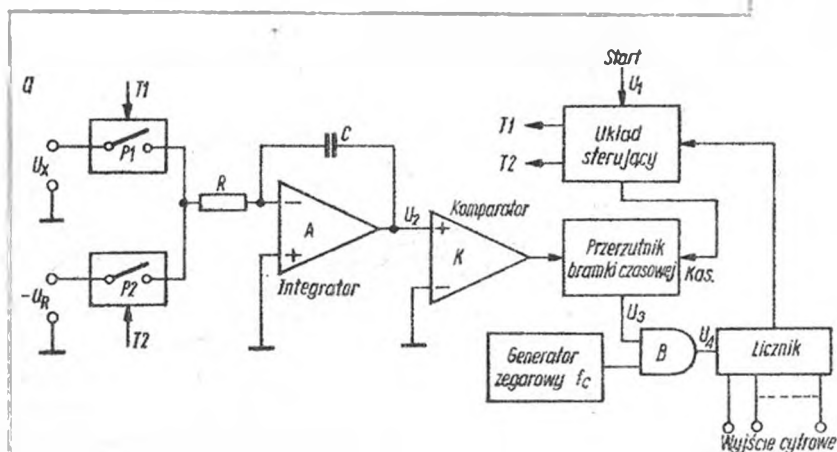
\$I_0\$ - prąd ładowania kondensatora równy \$U_p/R\$.

Proste przetworniki a/c, oparte na opisanej zasadzie działania nazywanej też napięcie-czas, charakteryzują się niezbyt dużą dokładnością, rzędu 0,1%. Większa dokładność jest trudna do osiągnięcia z powodu błędów przetwarzania powstających w układzie, których głównymi źródłami są nieliniowość przebiegu liniowo narastającego, niestabilność elementów \$R\$, \$C\$ oraz opóźnienie początku przebiegu piłokształtnego, spowodowane głównie niezrównoważeniem wzmacniacza operacyjnego. W metodzie czasowej prostej uzyskuje się 8...10-bitowe rozdzielczości przetworników przy dość prostych rozwiązaniach układowych i ograniczonej szybkości.

Szybkość przetwarzania jest ograniczona przez czas sekwencyjnego zliczania impulsów zegarowych, który zależy bezpośrednio od częstotliwości generatora zegarowego. Ostatnio, wobec rozwoju szybkiej techniki cyfrowej, to ograniczenie nie ma zasadniczego znaczenia i stosuje się generatory zegarowe o częstotliwości do kilkuset MHz.

Dziedziną zastosowania prostej metody czasowej były głównie pierwsze woltomierze i multimetry cyfrowe. Obecnie metoda jest wykorzystywana raczej w przetwornikach do specjalnych celów, m. in. w przypadku przesyłania danych ze źródeł sygnałów analogowych rozmieszczonych w większych odległościach od centrum pomiarowego i jest także stosowana w przetwornikach amplitudy impulsów.

Na rys. 2 przedstawiono system przeznaczony do zdalnego przesyłania przetworzonych sygnałów analogowych. Wejście-



Rys. 3. Przetwarzanie a/c metodą podwójnego całkowania
a - schemat blokowy przetwornika, b - przebiegi czasowe napięć

we sygnały napięciowe U_{x1} , U_{x2} zamieniane są w dwóch, przedstawionych na rysunku w uproszczeniu, przetwornikach napięcie-czas na impulsy o szerokościach proporcjonalnych do wartości obu napięć wejściowych. Impulsy te, o stałej amplitudzie (określonej poziomami logicznymi) i o zmiennej szerokości, są przesyłane do procesora i tam przetwarzane na wartość cyfrową. Sygnały impulsowe o modulowanej szerokości są podczas przesyłania bardziej odporne na szумы i zakłócenia niż analogowe sygnały napięciowe. Jest to zaleta omawianego systemu.

Inna zaleta polega na łatwości rozdzielania mas układu sterującego i poszczególnych źródeł sygnałów analogowych za pomocą izolacji optycznej lub transformatorowej nietrudnej do zrealizowania w przypadku sygnałów przenoszących informację zawartą w ich szerokości.

Metoda podwójnego całkowania, wynaleziona w 1963 r. przez R.W. Gilberta, jest jednym z najdokładniejszych sposobów przetwarzania a/c i umożliwia w znacznym stopniu uniezależnianie wyniku pomiaru od tych czynników, które pogarszają dokładność przetwarzania w metodzie czasowej prostej. Zasadę przetwarzania z podwójnym całkowaniem zilustrowano na rys. 3 na przykładzie schematu funkcjonalnego przetwornika oraz przebiegów czasowych napięć.

Cały proces przetwarzania odbywa się w dwóch fazach. W pierwszej fazie przełącznik analogowy P1 jest włączony i napięcie przetwarzane U_x jest dołączone do wejścia integratora. Jednocześnie sygnałem z przerzutnika bramki czasowej (przebieg U_3) jest otwierana bramka B i licznik zlicza impulsy z generatora zegarowego. W wyniku całkowania napięcia wejściowego pojawia się na wyjściu integratora liniowo narastające napięcie (przebieg U_2) o nachyleniu równym U_x/RC . Czas trwania pierwszej fazy jest wyznaczony przez licznik. W chwili przepelnienia licznika, czyli przejścia ze stanu 11...1 do stanu 00...0 jest wysyłany sygnał do układu sterującego, który powoduje zakończenie fazy pierwszej i wyłączenie przełącznika P1. Czas trwania fazy pierwszej T_1 jest więc równy:

$$T_1 = \frac{N_{\max}}{f_c}$$

przy czym:

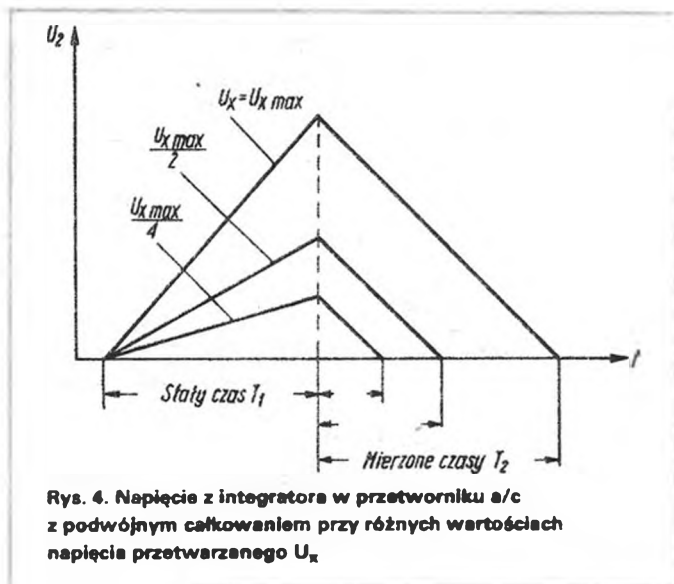
$N_{\max}$ – pojemność licznika,

f_c – częstotliwość generatora zegarowego.

Po tym czasie napięcie z integratora osiąga wartość:

$$U_{2\max} = \frac{1}{RC} U_x \text{sr} T_1 = \frac{1}{RC} U_x \text{sr} \frac{N_{\max}}{f_c}$$

a więc wartość proporcjonalną do średniej wartości napięcia



Rys. 4. Napięcie z integratora w przetworniku a/c z podwójnym całkowaniem przy różnych wartościach napięcia przetwarzanego U_x

wejściowego U_x . Wynika to z faktu, że napięcie U_x jest całkowane w integratorze przez cały okres T_1 i wszelkie jego zmiany następujące w tym czasie podlegają uśrednieniu.

Bezpośrednio po zakończeniu fazy pierwszej zostaje włączony przełącznik P2 rozpoczynając drugą fazę pomiaru. Podczas tej fazy jest dołączone do wejścia integratora wzorcowe napięcie odniesienia o wartości $-U_R$. W liczniku, po jego przejściu przez stan 00...0, nadal trwa zliczanie impulsów z generatora zegarowego. Pod wpływem napięcia $-U_R$ następuje liniowe opadanie napięcia na wyjściu integratora z nachyleniem $-U_R/RC$. Po pewnym czasie równym T_2 napięcie z integratora osiąga wartość zerową, co jest sygnalizowane zmianą stanu komparatora K powodującą zamknięcie przez przerzutnik bramki B. Przełącznik P2 zostaje wyłączony, a zliczanie impulsów zegarowych kończy się.

Czas T_2 jest okresem koniecznym do spadku napięcia $U_{2\max}$ do wartości zerowej przy liniowym opadaniu z szybkością U_R/RC , tak więc można obliczyć:

$$T_2 = \frac{U_{2\max}}{U_R} RC$$

Korzystając z poprzednio obliczonej wartości $U_{2\max}$ mamy:

$$T_2 = \frac{N_{\max}}{f_c} \cdot \frac{U_x \text{sr}}{U_R}$$

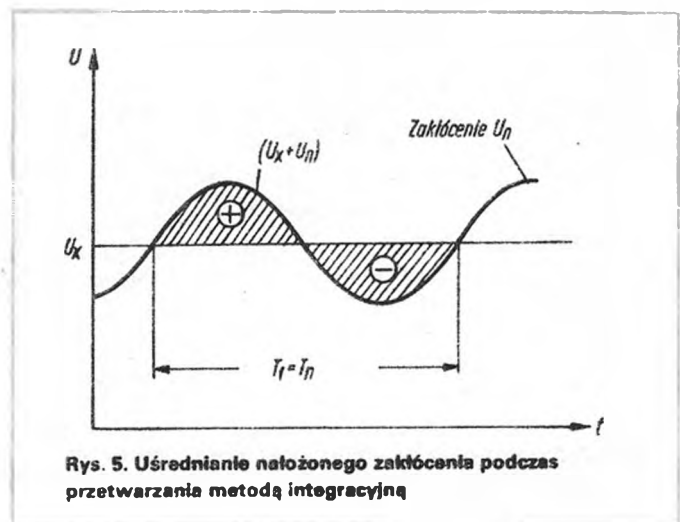
Licznik w czasie T_2 zdąży zliczyć pewną liczbę N_x impulsów zegarowych, równą $N_x = T_2 f_c$. Podstawiając T_2 z powyższego wzoru uzyskujemy:

$$N_x = N_{\max} \frac{U_x \text{sr}}{U_R}$$

W rezultacie liczba zliczeń N_x uzyskana w liczniku po całej operacji przetwarzania jest proporcjonalna do wartości $U_x \text{sr}$, jest zatem cyfrową reprezentacją średniej wartości napięcia przetwarzanego.

W celu lepszego zilustrowania metody podwójnego całkowania przedstawiono na rys. 4 przebiegi napięcia na wyjściu integratora przy różnych wartościach napięcia przetwarzanego U_x – dla wartości odpowiadającej pełnemu zakresowi przetwarzania oraz połowie i ćwiartce zakresu. Obliczenia, które powyżej przeprowadziliśmy, są słuszne zarówno dla napięć przetwarzanych dodatnich, jak i ujemnych, przy czym polaryzacja napięcia odniesienia U_R powinna być zawsze odwrotna niż polaryzacja napięcia przetwarzanego, a jego wartość równa co najmniej pełnemu zakresowi przetwarzania.

Ze wzoru na N_x wynikają dwa ważne fakty. Po pierwsze, teoretycznie na wynik przetwarzania nie mają wpływu wartości R , C , f_c , a tylko wartości napięcia odniesienia U_R i stała wielkość $N_{\max}$. Wynika stąd duża dokładność metody, gdyż ciepłota i długoczasowa niestabilność częstotliwości zegarowej oraz



Rys. 5. Uśrednianie nałożonego zakłócenia podczas przetwarzania metodą integracyjną

elementów R, C nie powodują błędów przetwarzania. Po drugie, wynik przetwarzania jest proporcjonalny do wartości średniej napięcia U_x w okresie T_1 , zatem metoda należy do grupy metod integracyjnych. Integracyjnymi nazywane są metody przetwarzania, w których następuje uśrednianie napięcia przetwarzanego. Zaletą przetworników integracyjnych jest zdolność znacznego tłumienia wpływu zakłóceń o charakterze okresowym, np. zakłóceń sieci energetycznej 50 Hz.

Warunkiem skuteczności tłumienia jest taki dobór wartości czasu uśredniania T_1 w przetworniku, aby był on wielokrotnością okresu zakłóceń T_n , co ilustruje rys. 5. Dlatego okres uśredniania T_1 w przetwornikach z podwójnym całkowaniem dobiera się równy co najmniej okresowi napięcia sieciowego, czyli 20 milisekund, z czego wynika całkowity czas przetwarzania równy 40 milisekund. Tak więc typowy przetwornik z podwójnym całkowaniem może dokonywać 25 przetworzeń na sekundę.

Jak wynika z powyższych rozważań, przetworniki z podwójnym całkowaniem charakteryzują się małą szybkością działania. Ich zaletą jest duża dokładność przetwarzania odpowiadająca rozdzielczości 12...14-bitowej. Metoda czasowa z podwójnym

całkowaniem jest obecnie drugim po metodzie kompensacji wagowej (o której będzie mowa w dalszej części artykułu) najpowszechniej stosowanym sposobem przetwarzania. Ocenia się, że na tych dwóch sposobach przetwarzania jest opartych ponad 90% użytkowanych i produkowanych obecnie na świecie przetworników a/c.

Próbowano wprowadzić różne udoskonalenia do metody podwójnego całkowania. Jednym z nich są rozmaite sposoby autokalibracji poprawiające jeszcze bardziej dokładność przetwarzania i stosowane głównie w przetwornikach przeznaczonych do woltomierzy cyfrowych i multimetrów. Innym udoskonaleniem jest tzw. potrójne całkowanie, którego celem było skrócenie czasu przetwarzania. Ta odmiana metody jest bardzo rzadko stosowana. Najbardziej interesującym ulepszeniem jest metoda poczwórnego całkowania, w której przez wprowadzenie dwóch dodatkowych okresów do cyklu przetwarzania uzyskuje się znaczną kompensację błędów spowodowanych niedoskonałościami elementów przetwornika, zmianami napięć zasilających i temperatury.

Innym rodzajem metody pośredniej przetwarzania a/c jest metoda częstotliwościowa, która będzie opisana w następnej części artykułu.

Przetworniki analogowo-cyfrowe (4)

MICHAŁ NADACHOWSKI

METODA CZĘSTOTLIWOŚCIOWA PRZETWARZANIA A/C

Drugą, obok czasowej, pośrednią metodą przetwarzania a/c jest metoda częstotliwościowa. W artykule omówiono zasady działania i właściwości przetworników opartych na tej metodzie.

Istotą metody częstotliwościowej jest przetwarzanie sygnału analogowego na proporcjonalną do jego wartości częstotliwość impulsów, zliczanych następnie w pewnym ustalonym okresie czasu. Istnieje kilka odmian metody częstotliwościowej. Najprostsze rozwiązanie (rys. 1a) polega na ładowaniu kondensatora prądem o wartości proporcjonalnej do sygnału przetwarzanego U_x . Prąd ten jest uzyskiwany z konwertera napięcie-prąd U/I. Napięcie liniowo narastające na kondensatorze jest porównywane z napięciem odniesienia U_R . Zrówna-

nie się napięcie powoduje zmianę stanu komparatora K i wygenerowanie w połączonym z nim układzie formującym (np. w uniwibratorze) impulsu, który zamyka przełącznik P wywołując rozładowanie kondensatora C. Następują kolejne, powtarzające się procesy ładowania i rozładowania kondensatora. Średnia częstotliwość impulsów z uniwibratora zależy od napięcia U_x , tak więc zliczając te impulsy w pewnym okresie T_i uzyskuje się w liczniku wartość cyfrową proporcjonalną do przetwarzania napięcia U_x .

Schemat blokowy innego prostego przetwornika a/c działającego na podstawie metody częstotliwościowej przedstawiono na rys. 1b. Układ działa w ten sam sposób, co wyżej omówiony, jedynie konwerter U/I zastąpiono integratorem ze wzmacniaczem integracyjnym. Wadą obu tych prostych układów jest mała dokładność, na ogół nie przekraczająca 1%, co jest przyczyną ograniczonego zakresu ich zastosowania.

Spośród odmian metody częstotliwościowej o szerszym zastosowaniu największe znaczenie mają metody: równoważenie ładunków oraz tzw. metoda delta-sigma.

Przetwarzanie z równoważeniem ładunków

W przetworniku a/c pracującym na zasadzie równoważenia ładunku impulsy ładunkowe o ściśle określonej wartości są dostarczane do integratora z taką częstotliwością, że równoważą prąd pochodzący od przetwarzanego napięcia U_x . Zasadę działania takiego przetwornika zilustrowano na rys. 2 za pomocą schematu blokowego i przebiegów czasowych.

Napięcia U_x jest całkowane w integratorze, którego napięcie wyjściowe jest porównywane w komparatorze K z napięciem odniesienia U_{R2} . W chwili zrównoważenia się obu napięć na wyjściu komparatora pojawia się impuls formowany następnie w układzie formującym. Układ formujący wytwarza impuls o dokładnie określonej, stałej szerokości t_R powodujący dostarczenie do integratora impulsu ładunkowego o wartości $U_{R1} \cdot t_R / R_2$. Po zakończeniu tego impulsu rozpoczyna się ponowne narastanie napięcia na wyjściu integratora i po pewnym czasie t_x następuje przekroczenie poziomu U_{R2} i kolejne dostarczenie do integratora impulsu ładunkowego o ustalonej wartości. Ustala się pewna równowaga dynamiczna między średnim prądem i_1 , doprowadzanym ze źródła napięcia U_x a prądem i_2 pochodzącym ze źródła U_{R1} , co można zapisać jako równanie bilansu ładunków:

$$i_1 (t_x + t_R) = i_2 t_R$$

Prądy i_1 oraz i_2 mają wartości:

$$i_1 = \frac{U_x}{R_1} \quad i_2 = \frac{U_{R1}}{R_2}$$

skąd wynika, że:

$$\frac{U_x}{R_1} (t_x + t_R) = \frac{U_{R1}}{R_2} t_R$$

a ponieważ częstotliwość f_x impulsów na wyjściu układu formującego jest równa

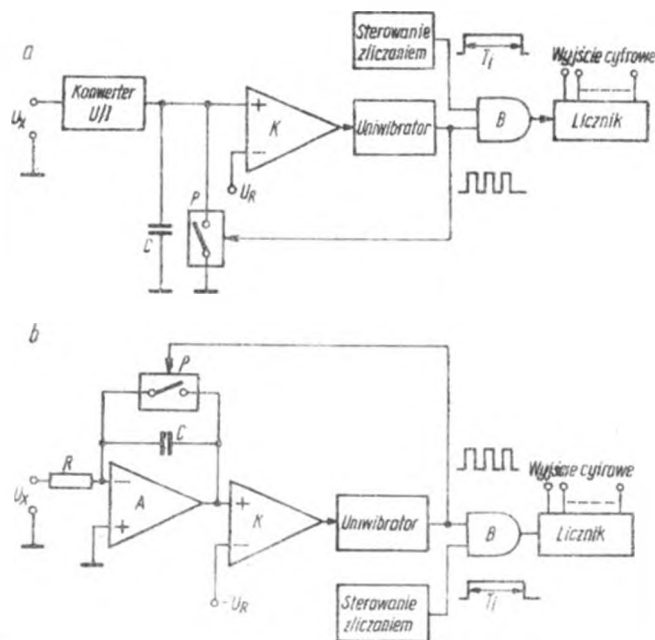
$$f_x = \frac{1}{t_x + t_R}$$

więc wynik przetwarzania napięcia na częstotliwość jest wyrażony wzorem

$$f_x = \frac{R_2}{R_1 U_{R1} t_R} U_x \quad (1)$$

Jak wynika z powyższego wzoru, częstotliwość f_x jest proporcjonalna do wartości napięcia wejściowego. Wynik przetwarzania nie zależy od stabilności progu komparatora U_{R2} ani od stabilności pojemności kondensatora C w integratorze. Na dokładność całego przetwornika wpływa natomiast stopień powtarzalności porcji ładunku dostarczanych do integratora, a określonych przez czas trwania t_R i prąd U_{R1}/R_2 . Również stabilność rezystancji R_1 ma wpływ na dokładność przetwarzania.

Po przetworzeniu napięcia U_x na częstotliwość f_x pomiar tej częstotliwości jest dokonywany metodą zliczania impulsów w pewnym okresie T_i . Impulsy wyznaczające okres T_i są



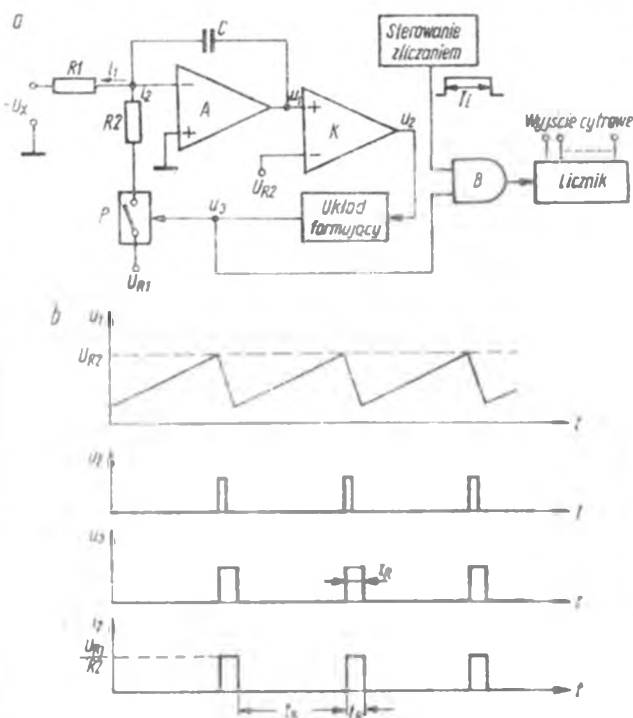
Rys. 1. Proste układy przetworników a/c z przetwarzaniem napięcia na częstotliwość
a - układ z konwerterem U/I, b - układ z integratorem

generowane w układzie sterowania zliczaniem. Liczba zliczeń uzyskana w liczniku jest równa

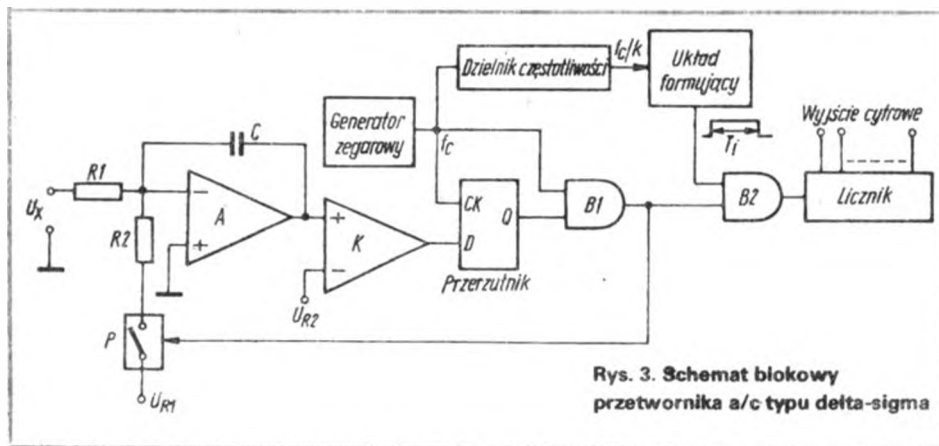
$$N_x = f_x \cdot T_i$$

a po uwzględnieniu wzoru (1)

$$N_x = \frac{R_2 T_i}{R_1 U_{R1} t_R} U_x \quad (2)$$



Rys. 2. Przetwarzanie a/c metodą częstotliwościową z równoważeniem ładunków
a - schemat blokowy przetwornika, b - przebiegi czasowe napięć i prądów



Rys. 3. Schemat blokowy przetwornika a/c typu delta-sigma

Tak więc dokładność przetwarzania napięcia U_x na wielkość cyfrową N_x zależy także od stałości i dokładności okresu T_i .

Można uniknąć tej zależności synchronizując zarówno impulsy wyjściowe z komparatora, jak i czas trwania okresu T_i sygnałami z generatora zegarowego. Taka odmiana przetwornika a/c z równoważeniem ładunków jest nazywana przetwornikiem delta-sigma.

Przetwornik delta-sigma

Schemat blokowy przetwornika typu delta-sigma przedstawiono na rys. 3. Działanie układu jest podobne do poprzednio omówionego, z tą jednak różnicą, że impulsy ładunkowe doprowadzane do integratora oraz czas trwania T_i impulsów sterujących zliczaniem są synchronizowane impulsami generatora zegarowego o częstotliwości f_c . Do synchronizacji impulsów ładunkowych służy przerzutnik typu D oraz bramka logiczna B1. Impuls na wyjściu bramki B1 zsynchronizowany z impulsem zegarowym pojawia się tylko wówczas, gdy na wyjściu komparatora K występuje wysoki stan logiczny. Przetwornik działa na zasadzie równowagi ładunków doprowadzanych i odprowadzanych z integratora. Obowiązuje równanie bilansu ładunków:

$$\frac{U_x}{R1} T_i = N_x \frac{U_{R1}}{R2} \frac{t_c}{2} \quad (3)$$

przy czym:

T_i – okres zliczania impulsów w liczniku

$t_c/2$ – szerokość impulsu ładunkowego określająca czas zamykania przełącznika P równy połowie okresu generatora zegarowego

N_x – liczba impulsów zliczanych w liczniku w czasie T_i

Ze wzoru (3) wynika wzór:

$$N_x = \frac{2 R2 T_i}{R1 U_{R1} t_c} U_x \quad (4)$$

W celu uniezależnienia dokładności pomiaru od dokładności wyznaczania czasów T_i i t_c wprowadzono do układu dzielnik częstotliwości o współczynniku podziału k wyznaczający czas trwania okresu T_i .

Przyjmując $T_i = k \cdot t_c$ i podstawiając do wzoru (4) mamy:

$$N_x = \frac{2 k R2}{R1 U_{R1}} U_x \quad (5)$$

Tak więc wynik przetwarzania nie zależy w tym przypadku również od stałości częstotliwości generatora zegarowego f_c .

Rozważając przetwarzanie a/c metodą delta-sigma trzeba podkreślić, że nie jest ono w ścisłym sensie przetwarzaniem napięcia na częstotliwość, lecz raczej przetwarzaniem napięcia na liczbę impulsów zliczanych w ustalonym czasie.

Metoda częstotliwościowa należy do grupy metod integracyjnych, w których następuje uśrednianie przetwarzanego napięcia U_x . Wyprowadzając dla różnych odmian metody częstotliwościowej wzory na wynik przetwarzania N_x zakładaliśmy milcząco, że napięcie U_x pozostaje stałe w okresie T_i . W praktyce wartość tego napięcia może się zmieniać i jest ona wtedy uśredniana w integratorze. Tak

więc w istocie rzeczy jako wynik przetwarzania uzyskuje się wartość N_x proporcjonalną do średniej wartości napięcia U_x w okresie T_i .

Przy dokładniejszym przeanalizowaniu przetwarzania metodą częstotliwościową można stwierdzić, że składa się ono z wielu kroków mających cechy przetwarzania metodą czasową. Układy z równoważeniem ładunków są w tym sensie pokrewne metodzie podwójnego całkowania, a proste układy z rys. 1 – metodzie czasowej prostej.

Porównując metodę częstotliwościową z czasową (np. podwójnego całkowania) widzimy, że na jeden okres całkowania napięcia U_x w metodzie czasowej przypada N_x okresów całkowania w metodzie częstotliwościowej. Stąd też wymagania co do szybkości działania Integratora i komparatora w metodzie częstotliwościowej są znacznie wyższe niż w metodzie podwójnego całkowania. Głównym ograniczeniem szybkości są tu parametry dynamiczne integratora.

Metoda częstotliwościowa nie jest tak rozpowszechniona jak metoda podwójnego całkowania czy kompensacyjna. Niemniej jednak przetworniki częstotliwościowe (oznaczane skrótami U/f lub i/f) są ostatnio dość często stosowane, szczególnie w tych przypadkach, gdy konieczne jest przesyłanie sygnału na duże odległości w obecności zakłóceń. Sygnał analogowy po przetworzeniu na sygnał o stałej amplitudzie i zmiennej częstotliwości ma bowiem tę zaletę, że może być łatwo przesyłany w postaci szeregowej, będąc jednocześnie mało wrażliwy na zakłócenia. Sygnał w takiej postaci jest też bardzo dogodny do przekazywania przez układy optoizolacji oraz do przesyłania światłowodami.

W przetwornikach a/c opartych na metodzie częstotliwościowej można osiągnąć liniowość całkową rzędu $\pm 0,005\%$, a zmiany cieplne współczynnika przetwarzania – ok. $10^{-5}/^\circ\text{C}$. Czasy przetwarzania są zwykle długie: od 0,05 do 0,5 sekundy. Przetworniki napięcie-częstotliwość można stosunkowo łatwo wykonać stosując wzmacniacze operacyjne i komparatory napięcia. Coraz częściej stosuje się jednak scalone przetworniki napięcie-częstotliwość, w których uzyskiwana jest maksymalna częstotliwość wyjściowa od ok. 100 kHz do 1 MHz. Niewątpliwie najbardziej popularnym monolitycznym przetwornikiem a/c opartym na metodzie częstotliwościowej jest układ AD537 opracowany przez firmę Analog Devices i produkowane jego odpowiedniki również przez wiele innych firm. Układ charakteryzuje się zakresem częstotliwości wyjściowej do 100 kHz, błędem nieliniowości $\pm 0,5\%$ (przy zakresie 10 kHz), zakresem dynamicznym 80 dB, całkowitym współczynnikiem cieplnym $\pm 3 \times 10^{-5}/^\circ\text{C}$. Przetwornik AD 537 i jego zastosowania były opisane w nrze 12/84 i 2/85.

Przykładem scalonego przetwornika napięcie-częstotliwość o większej dokładności i szybkości jest układ AD650, w którym wykorzystano metodę równoważenia ładunków. Przetwornik charakteryzuje się zakresem częstotliwości wyjściowej do 1 MHz i liniowością lepszą od 0,002% (przy 10 kHz).

PRZETWORNIKI KOMPENSACYJNE

W artykule omówiono zasady działania i właściwości przetworników a/c opartych na kompensacyjnej metodzie przetwarzania. Przetworniki tego rodzaju są bardzo szeroko stosowane i produkowane w postaci układów hybrydowych i monolitycznych.

W przetwornikach analogowo-cyfrowych, omawianych w poprzednich częściach artykułu, napięcie wejściowe – przed jego przetworzeniem na wartość cyfrową – jest zamieniane na pewną wielkość pośrednią, np. czas lub częstotliwość. Istnieją jednak również sposoby przetwarzania a/c, w których następuje bezpośrednie przetworzenie napięcia mierzonego na jego równowartość cyfrową. Jednym z takich sposobów jest kompensacyjna metoda przetwarzania.

Przetwarzanie analogowo-cyfrowe metodą kompensacyjną polega na sukcesywnym równoważeniu (czyli kompensowaniu) napięcia przetwarzanego U_x za pomocą odpowiednio generowanego napięcia kompensującego U_K w taki sposób, aby wartość różnicy ($U_x - U_K$) doprowadzić do zera, uzyskując zrównanie napięć $U_x = U_K$. W praktyce różnicę napięć doprowadza się do pewnej minimalnej wartości uwarunkowanej zdolnością rozdzielczą przetwornika. Charakterystyczną cechą wszystkich kompensacyjnych przetworników a/c jest istnienie w pętli sprzężenia zwrotnego przetwornika cyfrowo-analogowego wytwarzającego napięcie kompensujące. Są dwie odmiany przetworników kompensacyjnych: z kompensacją równoważną lub wagową. Różnica między nimi polega na sposobie wytwarzania napięcia kompensującego. W przypadku kompensacji wagowej kolejne przyrosty napięcia U_K odpowiadają wagom poszczególnych bitów kodu dwójkowego, zaś przy kompensacji równomiernej przyrosty te są jednakowe i odpowiadają wadze najmniej znaczącego bitu. Znaczenie praktyczne ma przede wszystkim metoda kompensacji wagowej (zwana również metodą kolejnego porównywania, ang. successive approximation), która – obok metody podwójnego całkowania – jest najczęściej stosowanym sposobem przetwarzania a/c.

Istota metody kompensacji wagowej polega na kolejnym porównywaniu napięcia przetwarzanego U_x z napięciem odnie-

sienia przyrastającym o wartości wagowe równe $U_R/2$, $U_R/4$, $U_R/8$ itd., przy czym U_R jest równe pełnemu zakresowi przetwarzania. W pierwszej kolejności następuje porównanie napięcia przetwarzanego U_x z napięciem $U_R/2$ odpowiadającym połowie pełnego zakresu przetwarzania. Rezultat tego porównania ustala stan cyfrowy najbardziej znaczącego bitu (MSB) słowa wyjściowego. Jeśli napięcie U_x jest większe od $U_R/2$, to ten stan jest równy 1 i wówczas napięcie $U_R/2$ pozostaje nadal włączone podczas następnych porównań i dodawane do kolejnych przyrostów napięcia odniesienia: $U_R/4$, $U_R/8$ itd. W przeciwnym razie stan najbardziej znaczącego bitu jest równy 0, napięcie $U_R/2$ zostaje wyłączone i nie jest dodawane do napięcia kompensującego przy dalszych porównaniach.

Proces porównywania powtarza się, liczba porównań musi być równa liczbie bitów słowa wyjściowego. Po każdym porównaniu zostaje ustalony stan cyfrowy kolejnego bitu i odpowiednie napięcie odniesienia bądź jest wyłączone, bądź pozostaje włączone jako składnik napięcia kompensującego przy następnych porównaniach. W rezultacie, po wszystkich porównaniach uzyskuje się na wyjściu przetwornika wartość cyfrową, równoważną wartości napięcia U_x z dokładnością równą wadze najmniej znaczącego bitu.

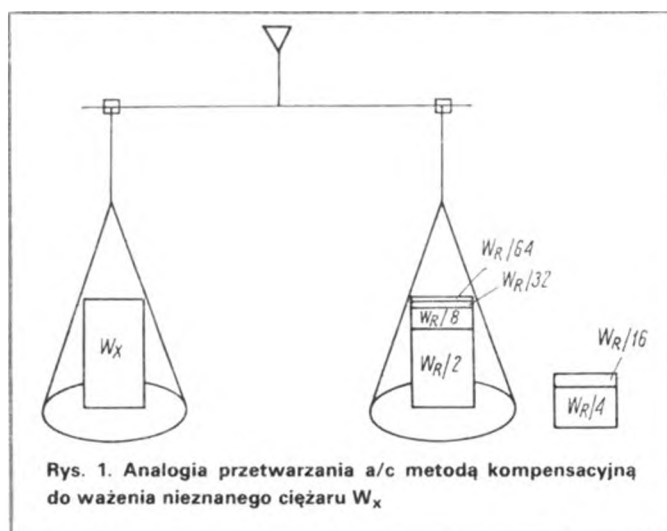
W celu łatwiejszego zrozumienia zasady przetwarzania metodą kompensacji wagowej można ją porównać z ważeniem nieznanego ciężaru W_x za pomocą odważników o ciężarach $W_R/2$, $W_R/4$, $W_R/8$ itd.

Na rys. 1 podano przykład ważenia za pomocą 6 odważników o ciężarach od $W_R/2$ do $W_R/16$. Ważenie rozpoczyna się od położenia na szalkach ciężaru W_x oraz odważnika $W_R/2$ o ciężarze równym połowie pełnego zakresu ważenia. Jeśli odważnik nie przechyli szalki na swą stronę, to pozostawia się go na szalce i dokłada do niego następne odważniki, jak ma to miejsce w sytuacji przedstawionej na rysunku. Gdyby odważnik okazał się cięższy od ciężaru W_x , to zostałby zdjęty z szalki przed położeniem następnego odważnika. Podobnie postępuje się z kolejnymi odważnikami zdejmując z szalki tylko te, które po położeniu powodują przeważenie ciężaru W_x . W rezultacie, w sytuacji przedstawionej na rysunku, po zakończeniu ważenia na szalce pozostały odważniki $W_R/2$, $W_R/8$, $W_R/32$ i $W_R/64$, co oznacza że ważony ciężar jest równy $W_x = W_R/2 + W_R/8 + W_R/32 + W_R/64$. Ważenie odbywa się z dokładnością równą ciężarowi najmniejszego odważnika $W_R/32$.

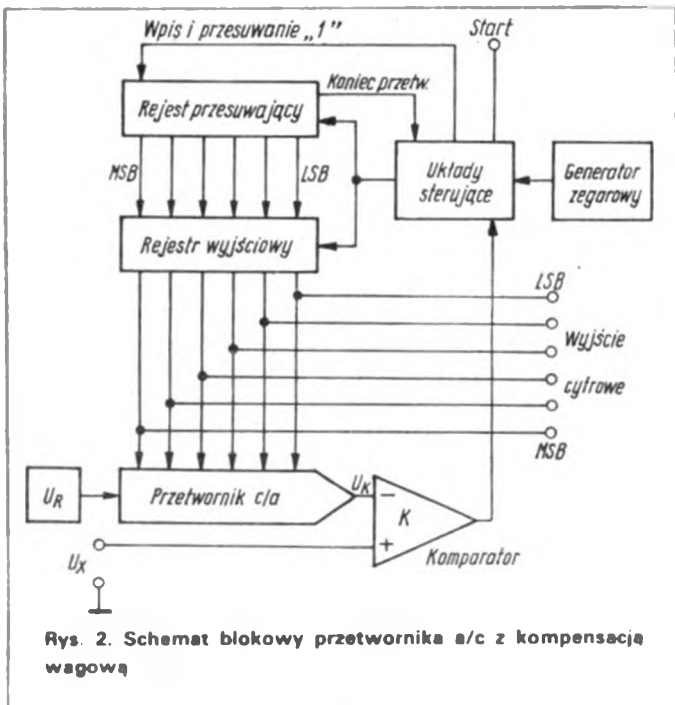
W przetworniku a/c funkcję wagi spełnia komparator napięcia, zaś funkcję wkładania odważników na szalkę – przetwornik cyfrowo-analogowy. Zasadę przetwarzania a/c metodą kompensacji wagowej zilustrowano na rys. 2 (schemat blokowy przetwornika) oraz na rys. 3, przedstawiając zmiany napięcia kompensującego U_K w kolejnych fazach przetwarzania. Na rys. 3 zestawiono również stany cyfrowe na wyjściach przetwornika po kolejnych fazach przetwarzania.

Proces przetwarzania składa się z kolejnych faz synchronizowanych generatorem zegarowym. Działanie układu zostanie wyjaśnione na przykładzie przetwornika a/c 6-bitowego o zakresie przetwarzania równym 10, 24 V, dobranym dla ułatwienia obliczeń. Taki zakres jest zresztą często stosowany w praktycznych rozwiązaniach przetworników. Przyjmijmy, że przetwarzane jest napięcie o wartości $U_x = 6,9$ V.

Przetwarzanie jest inicjowane sygnałem START powodującym skasowanie rejestrów i ustawienie w rejestrze przesuwającym stanu logicznego 1 w pierwszym przerzutniku odpowiadają-



Rys. 1. Analogia przetwarzania a/c metodą kompensacyjną do ważenia nieznanego ciężaru W_x



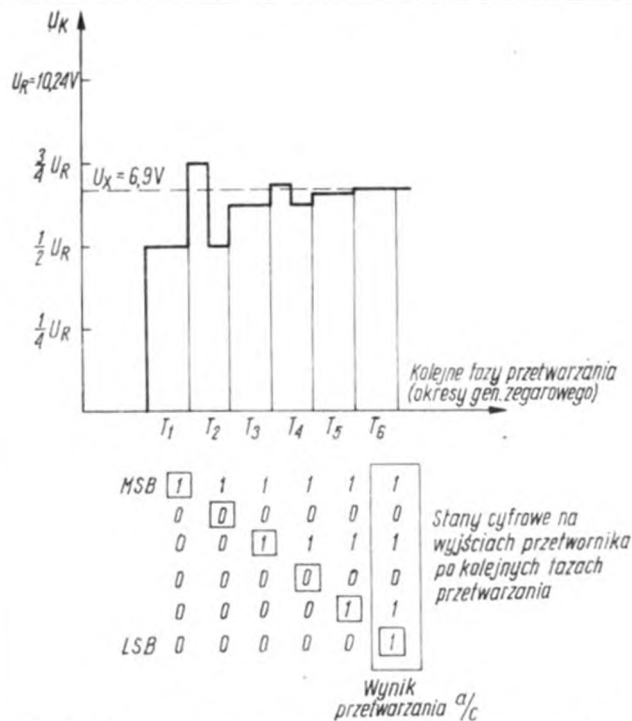
cym najbardziej znaczącemu bitowi. Ten stan jest wpisywany jednocześnie do odpowiedniego przerzutnika rejestru wyjściowego.

Rozpoczyna się pierwsza faza przetwarzania (okres T_1), podczas której na wyjściu przetwornika c/a jest generowane napięcie $U_K = U_R/2 = 5,12 \text{ V}$ porównywane w komparatorze z napięciem U_x . Ponieważ w wyniku porównania okazuje się, że napięcie U_K jest w tej fazie przetwarzania mniejsze od U_x , więc układy sterujące powodują pozostawienie stanu 1 najbardziej znaczącego bitu rejestru wyjściowego. Na wyjściu przetwornika a/c pozostaje więc włączone napięcie $U_R/2$, do którego w następnej fazie T_2 jest dodawane napięcie $U_R/4$. Po drugim porównaniu okazuje się, że nowa wartość napięcia kompensującego $U_K = U_R/2 + U_R/4 = 5,12 \text{ V} + 2,56 \text{ V} = 7,68 \text{ V}$ jest większa od napięcia U_x . Dlatego podczas trwania okresu T_2 (np. w połowie okresu) napięcie $U_R/4$ zostaje wyłączone w wyniku wpisania stanu 0 do kolejnego przerzutnika rejestru wyjściowego. Cały proces przesuwania stanu 1 w rejestrze przesuwającym, kompensowania i porównywania powtarza się 6-krotnie, a jego przebieg można prześledzić na rysunkach. Po zakończeniu fazy T_6 uzyskuje się na wyjściu przetwornika stan 101011 będący cyfrową równowartością napięcia U_x . Można obliczyć, jakiej wartości U_x odpowiada uzyskany rezultat cyfrowy:

$$U_x = 1 \cdot 5,12 \text{ V} + 0 \cdot 2,56 \text{ V} + 1 \cdot 1,28 \text{ V} + 0 \cdot 0,64 \text{ V} + 1 \cdot 0,32 \text{ V} + 1 \cdot 0,16 \text{ V} = 6,88 \text{ V}$$

Uzyskana wartość różni się nieco od napięcia mierzonego 6,9 V, co wynika z faktu, że dokładność przetwarzania jest równa wadze najmniej znaczącego bitu $U_R/64 = 0,16 \text{ V}$. W celu uzyskania lepszej dokładności należy stosować przetworniki o większej rozdzielczości, czyli większej liczbie bitów, słowa wyjściowego.

Zaletą przetworników z kompensacją wagową jest krótki czas przetwarzania. Ponieważ przetwornik n-bitowy wymaga tylko n okresów generatora zegarowego w pełnym cyklu przetwarzania, czas przetwarzania jest więc równy nT, przy czym T jest czasem trwania jednej fazy przetwarzania (jednego okresu generatora). Warto zauważyć, że czas przetwarzania nie zależy w tym przypadku od wartości przetwarzanego napięcia.



Rys. 3. Przebieg zmian napięcia kompensującego na wyjściu przetwornika cyfrowo-analogowego oraz zestawienie stanów cyfrowych na wyjściach układu w kolejnych fazach przetwarzania

Trzeba podkreślić, że w przetwornikach z kompensacją wagową nie następuje uśrednianie napięcia przetwarzanego.

W przetwornikach opartych na tej zasadzie ma bowiem miejsce przetwarzanie chwilowej wartości napięcia U_x i wszelkie zmiany tej wartości zachodzące w okresie przetwarzania mogą być źródłem błędów. Z tego powodu konieczne jest stosowanie układu próbkującego z pamięcią na wejściu przetwornika, aby móc utrzymać stałą wartość U_x podczas całego okresu przetwarzania. Układ ten jest zbędny, jeśli zmiany U_x są bardzo wolne, czyli ich wartość w okresie przetwarzania jest pomijalnie mała w stosunku do wartości U_x . Przetworniki a/c z kompensacją wagową są stosowane w wielu dziedzinach, m. in. w miernictwie cyfrowym. Główną przyczyną ich popularności jest, poza krótkim czasem przetwarzania, łatwość realizacji w układach monolitycznych. Produkuje się liczne rodzaje monolitycznych przetworników a/c z kompensacją wagową o typowych rozdzielczościach od 8 bitów (z czasem przetwarzania od 400 ns do 20 μs) do 12 bitów (2 μs do 50 μs). W układach o większej szybkości uzyskuje się typowy czas przetwarzania równy 100 ns na jeden bit słowa wyjściowego. Szerokie rozpowszechnienie znalazły m. in. przetworniki opracowane przez firmę Analog Devices: 8-bitowy typu AD570 i 10-bitowy typu AD571, o czasach przetwarzania 25 μs oraz specjalnie dostosowane do współpracy z mikroprocesorami układy AD573 i AD673.

Jako standardowy przetwornik kompensacyjny o bardzo szerokim zastosowaniu może być traktowany układ 12-bitowy typu AD574A o czasie przetwarzania 25 μs , będący układem hybrydowym zbudowanym z dwóch płytek monolitycznych umieszczonych w jednej obudowie 28-końcówkowej.

Układ 574A przetwarza napięcia unipolarne w zakresie od 0 do +10 V lub od 0 do +20 V, a bipolarne w pełnych zakresach $\pm 5 \text{ V}$ lub $\pm 10 \text{ V}$.

Przetworniki analogowo-cyfrowe (6)

MICHAŁ NADACHOWSKI

PRZETWORNIKI Z BEZPOŚREDNIM PORÓWNANIEM

W artykule omówiono zasady działania i właściwości szybkich przetworników a/c z bezpośrednim porównaniem typu „flash” oraz szeregowo-równoległych. Te układy są obecnie coraz częściej stosowane, m.in. do przetwarzania sygnałów wizyjnych.

Najbardziej charakterystyczną cechą, wyróżniającą przetworniki a/c z bezpośrednim porównaniem, jest ich bardzo duża szybkość przetwarzania. Bardzo szybkie przetworniki a/c są obecnie coraz powszechniej stosowane w różnych dziedzinach, m.in. w analizie sygnałów telewizyjnych i radarowych, w transmisji kodowej tych sygnałów, w układach rejestracji i analizie bardzo szybkich przebiegów elektrycznych (np. w technice laserowej, w badaniach wyładowań elektrycznych). Ze względu na typowe wykorzystanie tych układów do przetwarzania sygnałów wizyjnych są one często nazywane ultraszybkimi przetwornikami wizyjnymi (ang. video converters).

Istnieje kilka odmian przetworników opartych na metodzie bezpośredniego porównania, z których praktyczne znaczenie mają przede wszystkim przetworniki z porównaniem równoległym oraz przetworniki szeregowo-równoległe.

Przetworniki z bezpośrednim porównaniem równoległym

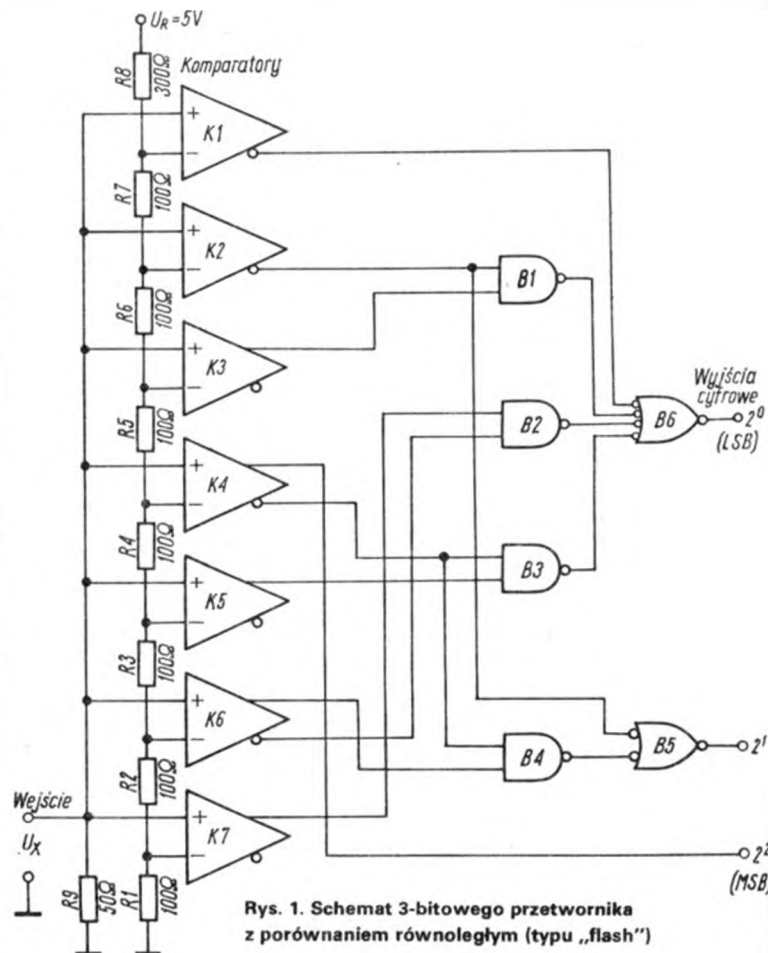
Przetwarzanie metodą porównania równoległego jest najszybszym ze znanych sposobów przetwarzania, dlatego układy tego rodzaju są w nomenklaturze międzynarodowej nazywane przetwornikami typu „flash”, czyli przetwornikami błyskawicznymi. Zasada działania tych przetworników jest bardzo prosta i polega na jednoczesnym porównaniu napięcia przetwarzanego U_x ze wszystkimi poziomami kwantowania. Służy do tego celu łańcuch komparatorów napięcia, spolaryzowanych z dzielnika rezystorowego, zasilanego ze źródła napięcia odniesienia. Rezystory dzielnika tak się dobiera, aby napięcia progów sąsiednich komparatorów różniły się o wartość odpowiadającą analogowemu równoważnikowi najmniej znaczącego bitu. Układ musi więc składać się z tylu komparatorów, ile poziomów kwantowania ma przetwornik. W przetworniku 3-bitowym jest tych poziomów 7, w 4-bitowym – 15, a ogólnie można powiedzieć, że w przetworniku n-bitowym jest $(2^n - 1)$ poziomów kwantowania i tyle komparatorów trzeba zastosować w układzie.

Zasada działania przetwornika z bezpośrednim porównaniem będzie omówiona na przykładzie prostego przetwornika 3-bitowego, którego schemat przedstawiono na rys. 1.

Układ zawiera 7 komparatorów napięcia, których wejścia odwracające są spolaryzowane napięciami z dzielnika R1...R8 zasilanego napięciem odniesienia, równym 5 V. Wszystkie wejścia nieodwracające komparatorów są połączone z wejściem przetwornika, do którego jest doprowadzone napięcie przetwarzane U_x . W każdym z komparatorów stan logiczny 1 na wyjściu występuje wówczas, gdy napięcie U_x przekracza wartość odpowiedniego napięcia z dzielnika rezystorowego polaryzującego dany komparator. Ponieważ porównanie następuje we wszystkich komparatorach jednocześnie, proces przetwarzania składa się więc tylko z jednego kroku. Przy określonej wartości napięcia U_x w komparatorach o napięciach progów mniejszych od U_x występują na wyjściach stany logiczne 1, a w pozostałych stany logiczne 0. Można to prześledzić na rys.

2, na którym zestawiono stany na wyjściach komparatorów o różnych wartościach napięcia U_x . Graniczne wartości przedziałów kwantowania, tzn. 0,5 V, 1 V, 1,5 V, itd. aż do 3,5 V, wynikają z obliczonych wartości napięć progów komparatorów, czyli napięć w poszczególnych punktach dzielnika.

Cd. na str. 19



Rys. 1. Schemat 3-bitowego przetwornika z porównaniem równoległym (typu „flash”)

U_x	Poniżej 0,5V	0,5÷1V	1÷1,5V	1,5÷2V	2÷2,5V	2,5÷3V	3÷3,5V	Powyżej 3,5V
Stany logiczne								
Wyjście K1	0	0	0	0	0	0	0	1
K2	0	0	0	0	0	0	1	1
K3	0	0	0	0	0	1	1	1
K4	0	0	0	0	1	1	1	1
K5	0	0	0	1	1	1	1	1
K6	0	0	1	1	1	1	1	1
K7	0	1	1	1	1	1	1	1
Wyjście 2^0	0	1	0	1	0	1	0	1
2^1	0	0	1	1	0	0	1	1
2^2	0	0	0	0	1	1	1	1

Rys. 2. Zestawienie stanów logicznych w różnych punktach układu przetwornika z rys. 1

Jak wynika z tablicy na rys. 2, w miarę wzrostu wartości napięcia U_x wzrasta liczba komparatorów, na których wyjściach pojawia się stan 1. Na wyjściach komparatorów uzyskuje się więc wartość cyfrową proporcjonalną do U_x zakodowaną jednak w sposób niezbyt dogodny do bezpośredniego odczytu lub do przetwarzania uzyskanej informacji, np. w komputerze.

Sposób zapisu uzyskiwany na wyjściach komparatorów jest czasem nazywany kodem „termometrowym”, gdyż rosnąca liczba komparatorów, kolejno zmieniających stan w miarę wzrostu napięcia U_x , przypomina słupek rtęci w termometrze. W celu przejścia od tzw. kodu „termometrowego” do kodu dwójkowego stosuje się układ złożony z kilku bramek logicznych. Warto zauważyć, że w omawianym układzie zastosowano komparatory wyposażone w dodatkowe wyjścia sygnału odwróconego (zaznaczone kółeczkami u dołu symbolu komparatora). Stany logiczne na tych wyjściach są przeciwne do stanów podanych w zestawieniu na rys. 2. Wyjście, z którego uzyskuje się najbardziej znaczący bit wyniku przetwarzania, jest wyjściem komparatora K4, gdzie zmiana stanu oznacza osiągnięcie połowy zakresu przetwarzania. Stan logiczny w następnym bicie wyniku jest równy 1, jeśli wyjście komparatora K6 jest w stanie 1 i jednocześnie wyjście K4 jest w stanie 0 lub jeśli K2 osiągnie stan 1. Na wyjściu odpowiadającym najmniej znaczącemu bitowi wyniku przetwarzania występuje stan 1, jeśli nastąpiła zmiana stanu w komparatorze K7 lub K5 lub K3, przy czym jednocześnie pozostaje jeszcze w stanie 0 następny komparator, czyli odpowiednio K6, K4 lub K2. Stan 1 na wyjściu najmniej znaczącego bitu pojawia się także w przypadku zadziałania (czyli stanu 1) w komparatorze K1. Wszystkie te funkcje realizuje prosta sieć logiczna zbudowana z sześciu bramek B1...B6.

Całkowity czas przetwarzania jest bardzo krótki, równy sumie czasów odpowiedzi jednego komparatora i bramek dekodera. Stosując w podanym układzie szybkie komparatory μ A760 oraz bramki TTL uzyskuje się czas przetwarzania ok. 35 ns, co odpowiada częstotliwości przetwarzania ok. 28 MHz. Stosując bardzo szybkie komparatory MC1650 i bramki logiczne serii MECL III osiąga się częstotliwość przetwarzania ok. 66 MHz. Można w omawianym przetworniku zastosować typowe komparatory 710, dodając w komparatorach K2, K4, K6 układy odwracające, gdyż układ 710 nie ma dodatkowego wyjścia sygnału odwróconego i może być obciążony tylko jednym układem TTL. Wówczas częstotliwość przetwarzania wyniesie ok. 16 MHz.

Układy przetworników z porównaniem równoległym są często wyposażane w wejściowy układ próbkująco-pamiętający, który utrzymuje stałą wartość napięcia U_x podczas całego procesu przetwarzania. Większość szybkich komparatorów ma dodatkowe wyjście, tzw. strobulujące, które umożliwia zatrzymanie wyjściowego stanu komparatora na czas trwania sygnału strobulującego i pobranie próbki bieżącej wartości cyfrowej, reprezentującej napięcie U_x .

Przetworniki a/c z porównaniem równoległym oprócz bardzo ważnej zalety, jaką jest duża szybkość przetwarzania, mają też istotną wadę. Jest nią konieczność stosowania dużej liczby komparatorów, np. układ 6-bitowy wymaga aż $(2^6 - 1) = 63$ komparatorów. Utrudnia to budowę układów o dużej rozdzielczości, gdyż przy znacznej liczbie komparatorów układ jest nadmiernie rozbudowany (w tym także sieć logiczna dekodera), wzrasta pobór mocy i koszty. Duży rozwój produkcji i zastosowań przetworników typu „flash”, jaki nastąpił w ostatnich latach, wynika z opanowania technologii wykonywania tych

układów w postaci monolitycznej, ułatwionego przez fakt ich jednorodnej struktury układowej.

Obecnie są produkowane liczne odmiany monolitycznych przetworników typu „flash” o typowej rozdzielczości 6- do 8-bitowej oraz częstotliwości przetwarzania 50...100 MHz.

Początkowo przy wytwarzaniu tego rodzaju monolitycznych przetworników stosowano tylko technologię bipolarną; ostatnio wprowadzono również technologię C-MOS. Wyróżniającymi się wśród opracowań przetworników typu „flash” są układy firmy TRW, np. 6-bitowy przetwornik typu TDC1029 o częstotliwości przetwarzania 100 MHz oraz 8-bitowy przetwornik typu TDC1025 o częstotliwości przetwarzania 75 MHz. Te przetworniki są wytwarzane przy użyciu udoskonalonej technologii bipolarnej. Bardzo dużą szybkość przetwarzania osiągnięto w nich dzięki zastosowaniu obróbki litograficznej o zdolności rozdzielczej 1 μ m i zredukowaniu w ten sposób wartości pojemności pasożytniczych. Warto podkreślić, że są to jedne z pierwszych układów monolitycznych, w których zastosowano obróbkę litograficzną o tak wysokiej rozdzielczości. W starszych opracowaniach firmy TRW, wykonywanych ze zdolnością rozdzielczą 2 μ m, otrzymywano mniejszą szybkość przetwarzania, np. 30 MHz w 8-bitowym przetworniku typu TDC1014.

Przetworniki typu „flash” opracowane w firmie RCA są produkowane przy użyciu specjalnej technologii C-MOS z wykorzystaniem szafiru jako podłoża, o zdolności rozdzielczej obróbki litograficznej 4 μ m. Są to układy typu CA3300 o rozdzielczości 6-bitowej i typu CA3308 o rozdzielczości 8-bitowej. Częstotliwość przetwarzania w obu układach wynosi 15 MHz.

Zastosowanie technologii C-MOS daje wprawdzie większą niż w technologii bipolarnej gęstość upakowania elementów w strukturze i zmniejsza zużycie mocy, ale ogranicza szybkość działania układu. Na przykład, struktura przetwornika CA3308 zajmuje powierzchnią równą tylko 2/3 powierzchni struktury układu TDC1025, ale częstotliwość przetwarzania układu CA3308 jest kilkakrotnie mniejsza.

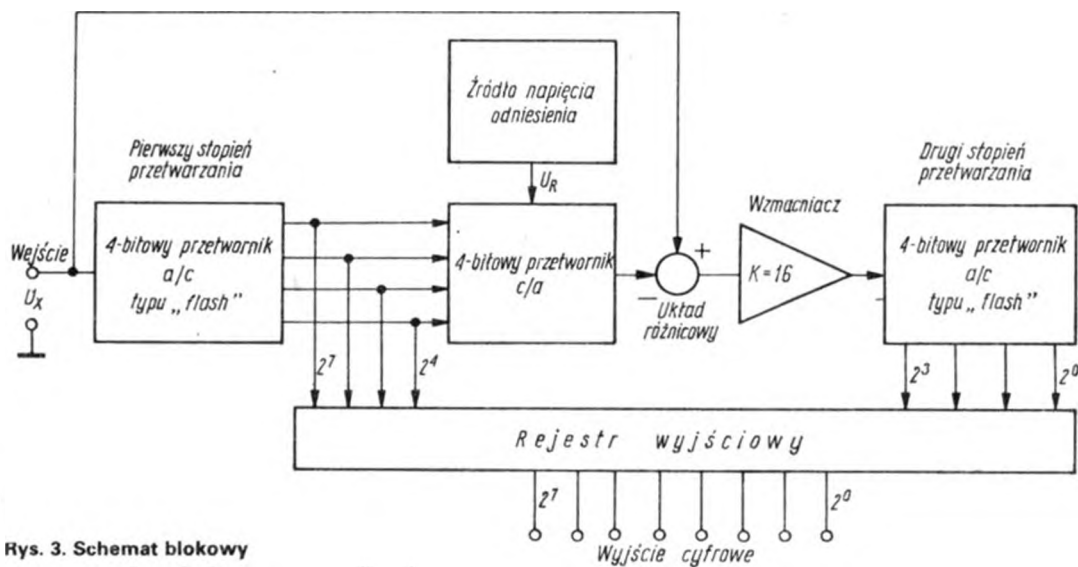
Również firma Siemens produkuje monolityczne przetworniki typu „flash”. Są to układy 6-bitowe o częstotliwościach przetwarzania 50 MHz (układ SDA6020) i 100 MHz (układ SDA5010).

Przetworniki szeregowo-równoległe

Metoda szeregowo-równoległa przetwarzania a/c jest rozwiązaniem umożliwiającym uzyskanie stosunkowo dużej szybkości przetwarzania przy zachowaniu dużej rozdzielczości, bez znacznej rozbudowy układu.

Na rys. 3 przedstawiono schemat blokowy typowego przetwornika a/c szeregowo-równoległego na przykładzie układu dwustopniowego o rozdzielczości 8 bitów. Sygnał wejściowy U_x w takim układzie powinien mieć stałą wartość podczas całego procesu przetwarzania i z tego powodu przetwornik a/c jest zwykle poprzedzony układem próbkującym z pamięcią.

Omawiany przetwornik zawiera dwa stopnie przetwarzające, z których każdy określa stany czterech bitów 8-bitowego słowa wyjściowego. Sygnał wejściowy jest najpierw przetwarzany w 4-bitowym przetworniku a/c z bezpośrednim porównaniem równoległym o 15 poziomach kwantowania, na wyjściu którego otrzymuje się stany czterech bardziej znaczących bitów. W ten sposób następuje zakodowanie napięcia U_x z dokładnością odpowiadającą rozdzielczości 4 bitów. W celu wyznaczenia stanów dalszych bitów należy określić wartość błędu kwantowania, jaki został popelniony w pierwszym stopniu. W tym celu



Rys. 3. Schemat blokowy szeregowo-równoległego przetwornika a/c

wartość 4-bitowego słowa cyfrowego na wyjściu pierwszego stopnia zostaje zamieniona w przetworniku a/c na równoważną wartość analogową napięcia odejmowanego następnie od wartości U_x . Uzyskana różnica jest właśnie błędem kwantowania w pierwszym stopniu, który poddany dalszemu kodowaniu w drugim stopniu przetwarzania umożliwia określenie dalszych 4 bitów słowa wyjściowego. W celu zachowania w obu stopniach przetwarzania jednakowego wejściowego zakresu napięciowego, sygnał różnicowy jest wzmacniany, przy czym wzmacnienie $K = 2^4 = 16$ wynika z liczby bitów pierwszego stopnia. Cały proces przetwarzania jest w większości rozwiązań praktycznych synchronizowany sygnałami zegarowymi, których dla uproszczenia schematu nie uwzględniono na rysunku.

Całkowity czas przetwarzania w dwustopniowym przetworniku a/c szeregowo-równoległym jest sumą czasów przetwarzania w dwóch stopniach przetworników równoległych oraz czasów odpowiedzi przetwornika a/c, układu odejmującego i wzmacniacza sygnału błędu. Układ 8-bitowego przetwornika szeregowo-równoległego wymaga zastosowania tylko 30 komparatorów, podczas gdy 8-bitowy przetwornik równoległy zawiera ich 255.

Metoda przetwarzania szeregowo-równoległego jest powszechnie stosowana w szybkich przetwornikach a/c. Jej zaletą jest możliwość wyboru optymalnego wariantu liczby stopni i liczby bitów w stopniu zależnie od wymaganej dokładności i szybkości oraz złożoności układu.

Stosowane w praktyce szeregowo-równoległe przetworniki a/c charakteryzują się zwykle 8-bitową rozdzielczością i częstotliwością próbkowania 20... 30 MHz.

Są wytwarzane liczne rodzaje tych przetworników, nazywanych czasem układami „half-flash”, przeznaczonych przede wszystkim do przetwarzania sygnałów wizyjnych. Przetworniki są wykonywane w postaci modułów, np. układ MOD1020 firmy Analog Devices (10 bitów, 20 MHz), a także jako układy monolityczne. Na przykład, firma Sony wprowadziła niedawno do produkcji monolityczny przetwornik szeregowo-równoległy typu CX2000 52A o rozdzielczości 8-bitowej i częstotliwości przetwarzania 30 MHz.

Główną dziedziną zastosowania omówionych przetworników typu „flash” i szeregowo-równoległych w sprzęcie powszechnego użytku jest technika telewizyjna. W kolorowych cyfrowych odbiornikach telewizyjnych analogowy sygnał telewizyjny po przemianie jest przetwarzany na sygnał cyfrowy, poddawany obróbce metodami cyfrowymi i ponownie zamieniany na sygnał analogowy. Ponieważ technika cyfrowa daje szerokie możliwości obróbki sygnału, można więc uzyskać znaczną poprawę jakości obrazu przy jednoczesnym zmniejszeniu liczby elementów.

Do prawidłowego odtworzenia sygnału wizyjnego zgodnie z regułą próbkowania wystarcza próbkowanie z częstotliwością równą podwójnej maksymalnej częstotliwości w widmie sygnału, a więc zgodnie z amerykańskim standardem NTSC – próbkowanie z częstotliwością co najmniej 8,4 MHz, a z europejskim PAL – 11 MHz. W praktyce stosuje się częstotliwość próbkowania większe od wymaganego minimum i równe potrojnej lub poczwórnej wielokrotności częstotliwości podnośnej koloru, co daje wartość 10,74 MHz lub 14,32 MHz według standardu amerykańskiego i 13,29 MHz lub 17,72 MHz według standardu PAL.

Przetworniki analogowo-cyfrowe (7)

MICHAŁ NADACHOWSKI

W artykule kończącym serię publikacji o przetwornikach a/c podano przegląd rozwiązań przetworników i zestawienie parametrów najczęściej stosowanych układów oraz omówiono tendencje rozwojowe.

Rozwój metod przetwarzania analogowo-cyfrowego i rozwiązań konstrukcyjnych przetworników następował równolegle z rozwojem techniki cyfrowej. Pierwsze przetworniki a/c opracowano w latach pięćdziesiątych. Były to układy wchodzące w skład woltomierzy cyfrowych oraz stosowanych w technice jądrowej analizatorów amplitudy. Pierwszym przetwornikiem a/c oferowanym jako samodzielne urządzenie był przetwornik typu Datrac B-611 opracowany w amerykańskiej firmie Epsco Corp. w 1955 r. Był to oczywiście przyrząd lampowy o 11-bitowej rozdzielczości, częstotliwości przetwarzania 44 kHz i masie 68 kg. W pierwszych rozwiązaniach przetworników, stosowanych głównie w badaniach jądrowych i kosmicznych, wykorzystywano metodę czasową prostą.

Dalszy rozwój techniki przetwarzania a/c wynikał z postępu technologii elementów elektronicznych i wprowadzania tranzystorów i układów scalonych. Zamiast przetworników a/c, będących niezależnymi urządzeniami w oddzielnych obudowach z własnym zasilaniem, zaczęto wytwarzać przetworniki w postaci modułowej. Momentem przełomowym było opracowanie pierwszego hybrydowego przetwornika a/c w połowie lat sześćdziesiątych, a około 10 lat później – przetworników a/c monolitycznych.

Duże zapotrzebowanie na przetworniki a/c w różnych dziedzinach nauki i techniki spowodowało znaczną różnorodność rozwiązań układowych. Można ogólnie stwierdzić, że pod względem liczby obecnie wytwarzanych przetworników a/c, szczególnie ważną pozycję zajmują układy z kompensacją wagową. Stosując tę metodę przetwarzania uzyskuje się dużą szybkość przetwarzania z dość dobrą dokładnością. Wadą jest znaczny wpływ zakłóceń i szumów na wynik przetwarzania oraz duża nieliniowość różniczkowa wykluczająca stosowanie tych przetworników w niektórych dziedzinach.

Drugą, bardzo popularną metodą przetwarzania a/c, jest metoda podwójnego całkowania i jej modyfikacja z całkowaniem poczwórnym. Przetworniki z podwójnym całkowaniem są stosowane przede wszystkim w woltomierzach i multimetrach cyfrowych oraz w systemach pracujących w obecności zakłóceń przemysłowych. Zaletą metody jest duża dokładność przetwarzania i znaczne tłumienie wpływu zakłóceń periodycznych, np. sieciowych, a wadą – długi czas przetwarzania. Mówiąc o metodach czasowych warto wspomnieć, że ostatnio w przetwornikach o bardzo dużej rozdzielczości podjęto próby zastosowania metody czasowej prostej, znanej od dawna, lecz rzadko wykorzystywanej. Opracowano np. w firmie National Semiconductor przetwornik a/c zbudowany z elementów scalonych, charakteryzujących się 20-bitową rozdzielczością i czasem przetwarzania 300 ms. Został też opracowany z wykorzystaniem metody czasowej prostej scalony przetwornik a/c do modulacji kodowo-impulsowej o rozdzielczości 16-bitowej i częstotliwości przetwarzania 50 kHz.

Trzecią szeroko stosowaną metodą przetwarzania a/c jest metoda bezpośredniego porównania. Przetworniki tego rodzaju (tzw. przetworniki „flash”, czyli błyskawiczne) charakteryzują się bardzo dużą szybkością przetwarzania przy ograniczonej rozdzielczości. Jest to grupa przetworników w ostatnich latach coraz bardziej rozpowszechniona.

Poza trzema wymienionymi najbardziej rozpowszechnionymi metodami przetwarzania a/c należy jeszcze wymienić metodę częstotliwościową. Przetworniki U/f z zamianą napięcia na częstotliwość, a szczególnie układy z równoważeniem ładunku, są przydatne w wielu dziedzinach, zwłaszcza przy transmisji wyników przetwarzania na większe odległości.

Podstawowe, typowe właściwości przetworników, których działanie oparte jest na czterech najważniejszych metodach przetwarzania, zestawiono w tablicy 1.

Pierwsze realizacje hybrydowe, a następnie monolityczne przetworników a/c powstawały znacznie później niż podobne

Zestawienie typowych właściwości przetworników a/c opartych na najczęściej stosowanych metodach przetwarzania

Parametr	Przetworniki z kompensacją wagową	Przetworniki z podwójnym lub poczwórnym całkowaniem	Przetworniki typu „flash”	Przetworniki U/f
Rozdzielczość	8...14 bitów	12...14 bitów	4...8 bitów	8...12 bitów
Nieliniowość całkową	$\pm(0,01...0,1)\%$	$\pm(0,01...0,05)\%$	0,2...0,5%	$\pm(0,005...0,01)\%$
Nieliniowość różniczkowa	$\pm 1/2$ LSB	pomijalnie mała	$\pm 1/2$ LSB	pomijalnie mała
Czas przetwarzania	0,5...50 μ s	40 ms	10...50 ns	0,05...5 s
Współczynnik tłumienia sygnału nałożonego	—	40...60 dB	—	30...40 dB
Zmiany cieplne nachylenia charakterystyki przetwarzania	$10^{-5}/^{\circ}\text{C}$	$10^{-6}/^{\circ}\text{C}$	$10^{-4}/^{\circ}\text{C}$	$10^{-5}/^{\circ}\text{C}$

rozwiązywania innych, mniej skomplikowanych układów analogowych, np. wzmacniaczy operacyjnych i układów mnożących. Wymagania technologiczne są bowiem w przypadku przetworników a/c znacznie, zdaniem niektórych specjalistów, aż o rząd wielkości większe niż przy przetwarzaniu wzmacniaczy operacyjnych lub prostych układów mnożących. Wynika to zarówno z bardzo złożonej budowy przetworników, jak i większej wymaganej dokładności wykonania elementów równej 0,05% do 0,0125% przy rozdzielczości 10...12-bitowej wobec ok. 0,1% w typowych wzmacniaczach operacyjnych. Dodatkową trudnością występującą przy projektowaniu przetworników monolitycznych jest konieczność wytwarzania w jednej płytce układów analogowych i cyfrowych w sytuacji, gdy optymalne technologie do wytwarzania obu rodzajów układów są różne. Postęp, jaki nastąpił w dziedzinie hybrydyzacji przetworników a/c, był wynikiem trzech znaczących osiągnięć w technologii. Pierwszym było opracowanie monolitycznego poczwórnego przełącznika prądowego, co znacznie uprościło budowę układów źródeł prądów o wartościach wagowych. Drugie istotne osiągnięcie, to skonstruowanie i wprowadzenie do produkcji specjalnego rejestru monolitycznego, przeznaczonego do przetworników kompensacyjnych (tzw. rejestr SAR). Dalszym ważnym krokiem w hybrydyzacji przetworników było opanowanie technologii wytwarzania rezystorów cienkowarstwowych z wykorzystaniem techniki korekcji laserowej, pomocnej w uzyskaniu dużej dokładności rezystancji i dobrej powtarzalności charakterystyk termicznych rezystorów (różnice nie większe niż $1...2 \cdot 10^{-6}/^{\circ}\text{C}$).

Dzięki zastosowaniu takich rezystorów uzyskano po raz pierwszy w przetwornikach hybrydowych rozdzielczość 12-bitową. Obecnie wytwarza się przetworniki hybrydowe o jeszcze większych rozdzielczościach. Ogólnie biorąc, przetworniki hybrydowe nadal górują w wielu przypadkach swymi właściwościami nad układami monolitycznymi. Układy monolityczne są jednak znacznie tańsze w produkcji, co jest jedną z przyczyn ich szerokiego rozpowszechnienia.

Opracowanie i wprowadzenie do produkcji monolitycznych przetworników a/c wymagało od konstruktorów zupełnie innego podejścia niż przy konstruowaniu układów hybrydowych lub przetworników złożonych z elementów dyskretnych. W przetwornikach monolitycznych konieczne stało się zredukowanie liczby elementów R, C przy jak największym wykorzystaniu elementów czynnych. W ostatnich latach osiągnięto w tym zakresie wyraźny postęp dzięki dużej inwencji projektantów układów. W procesie wytwarzania monolitycznych przetworników a/c stosuje się technologię układów bipolarnych oraz technologię C-MOS, z szerokim wykorzystaniem korekcji laserowej. Początkowo technologia C-MOS była stosowana tylko do wytwarzania przetworników o małej szybkości przetwarzania, głównie integracyjnych. Obecnie jest coraz szerzej stosowana także w przetwornikach szybkich – kompensacyjnych oraz typu „flash”.

Pierwszym, najwcześniej opracowanym monolitycznym przetwornikiem a/c, był układ MC904 firmy Integrated Photomatrix. Następnie w firmie Motorola skonstruowano układ MC1505, a w firmie Siliconix przetwornik LD110/LD111 składający się z dwóch układów monolitycznych i pracujący na zasadzie równoważenia ładunków. Przetwornik LD110/LD111 jest obecnie produkowany przez kilka firm. Do najwcześniejszych rozwiązań monolitycznych przetworników a/c zalicza się też szybki kompensacyjny przetwornik typu AD75570 opracowany w firmie Analog Devices.

Wśród obecnie produkowanych monolitycznych przetworników a/c najliczniejszą grupę stanowią układy z kompensacją wagową, spośród których szeroko rozpowszechnione są m. in. przetworniki opracowane w firmie Analog Devices: 8-bitowy przetwornik typu AD570 i 10-bitowy typu AD571, o czasach przetwarzania równych 25 μ s oraz specjalnie dostosowane do współpracy z mikroprocesorami układy ALD573 i ALD673. Wszystkie te układy są produkowane przy użyciu technologii bipolarnej I²L. Jako standardowy przetwornik kompensacyjny o bardzo szerokim zastosowaniu może być traktowany układ 12-bitowy typu AD574A o czasie przetwarzania 25 μ s, będący układem hybrydowym zbudowanym z dwóch płytek monolitycznych, umieszczonych w jednej obudowie.

Największą rozdzielczością wśród obecnie produkowanych monolitycznych przetworników z kompensacją wagową charakteryzuje się wytwarzany przy użyciu technologii C-MOS 14-bitowy przetwornik typu ICL7115 o czasie przetwarzania 40 μ s, firmy Intersil. Bardzo krótkim czasem przetwarzania równym 3 μ s przy dużej 12-bitowej rozdzielczości odznacza się przetwornik monolityczny typu Am6112, opracowany w firmie Advanced Micro Devices. Układ ten dorównuje hybrydowym przetwornikom kompensacyjnym, które w typowych rozwiązaniach mają czasy przetwarzania rzędu kilku mikrosekund przy rozdzielczości 12-bitowej. Są jednak także produkowane hybrydowe przetworniki a/c z kompensacją wagową o większych rozdzielczościach, np. 16-bitowy układ ADC71 firmy Burr Brown o czasie przetwarzania 50 μ s. Przetworniki o takiej 16-bitowej rozdzielczości są niezbędne do modulacji kodowo-impulsowej (PCM) sygnałów akustycznych, stosowanej np. przy cyfrowym zapisie na płytach gramofonowych typu Compact Disc. Rozdzielczość 16-bitowa zapewnia niezbędną dynamikę zapisanego sygnału równą 96 dB, nieosiągalną w płytach o zapisie analogowym.

W monolitycznych przetwornikach integracyjnych o największych rozdzielczościach wykorzystuje się metodę poczwórnego całkowania, jak np. w układzie AD7550 o rozdzielczości 13-bitowej oraz w zbliżonych do niego konstrukcjach przetworników typu AD7552 (słowo wyjściowe: 12 bitów + znak) i AD7555 (4 i 1/2 lub 5 i 1/2 cyfry w kodzie BCD). Układy są wytwarzane przez firmę Analog Devices z zastosowaniem technologii C-MOS. Szeroko stosowanym przetwornikiem integracyjnym z podwójnym całkowaniem jest układ typu ICL7106 firmy

Typ	Konstrukcja	Firma	Metoda przetwarzania	Rozdzielczość	Czas przetwarzania	Współczynnik cieplny nachylenia charakterystyki przetwarzania	Dokładność względna
AD7550	monolityczny	Analog Devices	integracyjna z poczwórnym całkowaniem	13 bitów	40 ms	$10^{-6}/^{\circ}\text{C}$	$\pm 1/2$ LSB
AD7552	monolityczny	Analog Devices	integracyjna z poczwórnym całkowaniem	12 bitów + bit znaku	160 ms		± 1 LSB
ICL7106/07	monolityczny	Intersil	integracyjna z podwójnym całkowaniem i autozerowaniem	3 1/2 cyfry w kodzie BCD	80 ms	$10^{-6}/^{\circ}\text{C}$	± 1 LSB ²⁾
ICL7109	monolityczny	Intersil	integracyjna z podwójnym całkowaniem i autozerowaniem	12 bitów	10 ms	$10^{-6}/^{\circ}\text{C}$	± 1 LSB
AD570	monolityczny	Analog Devices	kompensacja wagowa	8 bitów	25 μs	$80 \cdot 10^{-6}/^{\circ}\text{C}^{1)}$	$\pm 1/2$ LSB
AD571	monolityczny	Analog Devices	kompensacja wagowa	10 bitów	25 μs	$44 \cdot 10^{-6}/^{\circ}\text{C}^{1)}$	$\pm 1/2$ LSB
AD574A	hybrydowy	Analog Devices	kompensacja wagowa	12 bitów	25 μs	$10 \cdot 10^{-6}/^{\circ}\text{C}$	$\pm 1/2$ LSB
ICL7115	monolityczny	Intersil	kompensacja wagowa	14 bitów	40 μs		$\pm 1/2$ LSB
Am6112	monolityczny	Advanced Micro Devices	kompensacja wagowa	12 bitów	3 μs		$\pm 1/2$ LSB
ADC71	hybrydowy	Burr Brown	kompensacja wagowa	16 bitów	50 μs	$\pm 25 \cdot 10^{-6}/^{\circ}\text{C}$	$\pm 0,003\%$ ²⁾
SDA5010	monolityczny	Siemens	bezpośredniego porównania („flash”)	6 bitów	10 ns		$\pm 1/4$ LSB ²⁾
TDC1025	monolityczny	TRW	bezpośredniego porównania („flash”)	8 bitów	13 ns		$\pm 1/2$ LSB
CA3308	monolityczny	RCA	bezpośredniego porównania („flash”)	8 bitów	66 ns		
MOD1020	modułowy	Analog Devices	szeregowo-równoległe („half-flash”)	10 bitów	20 MHz ³⁾	$150 \cdot 10^{-6}/^{\circ}\text{C}$	$\pm 0,05\%$ pełnego zakresu $\pm 1/2$ LSB
MOD1205	modułowy	Analog Devices	szeregowo-równoległa („half-flash”)	12 bitów	5 MHz ³⁾	$20 \cdot 10^{-6}/^{\circ}\text{C}$	$\pm 0,0125\%$ pełnego zakresu $\pm 1/2$ LSB
AD537	monolityczny	Analog Devices	częstotliwościowa		zakres f_0 : 0–150 kHz	$30 \cdot 10^{-6}/^{\circ}\text{C}$	$\pm 0,05\%$ ²⁾ (przy $f_0 = 10$ kHz)
ADVFC32	monolityczny	Analog Devices	częstotliwościowa		zakres f_0 : 0–500 kHz	$\pm 100 \cdot 10^{-6}/^{\circ}\text{C}^{1)}$	$\pm 0,01\%$ ²⁾ (przy $f_0 = 10$ kHz)

¹⁾ Wartość współczynnika cieplnego kalibracji pełnego zakresu, w którym są uwzględnione zmiany cieplne przesunięcia zera i nachylenia charakterystyki przetwarzania.

²⁾ Błąd nieliniowości. ³⁾ Maksymalna częstotliwość przetwarzania

Intersil, wykonywany w technologii C-MOS, o rozdzielczości odpowiadającej 3 i 1/2 cyfry w kodzie BCD (3 pozycje dziesiętne i 1 bit), który jest przewidziany do produkcji w kraju pod nazwą MCY7906N. Godnym odnotowania tempem rozwoju wyróżnia się grupa przetworników a/c działających na zasadzie bezpośredniego porównania, czyli tzw. układów typu „flash”. Początkowo, przy wytworzeniu monolitycznych przetworników tego rodzaju, stosowano tylko technologię bipolarną, ostatnio wprowadzono również technologię C-MOS.

Wyróżniającą się pozycję wśród opracowań przetworników typu „flash” zajmują układy firmy TRW, np. 6-bitowy przetwornik typu TDC1029 o częstotliwości przetwarzania 100 MHz oraz 8-bitowy przetwornik TDC1025 o częstotliwości przetwarzania 75 MHz. Te przetworniki są wytwarzane przy użyciu udoskonalonej technologii bipolarniej. Bardzo dużą szybkość przetwarzania osiągnięto w nich dzięki zastosowaniu obróbki litograficznej o zdolności rozdzielczej 1 μm i zredukowaniu w ten sposób pojemności pasywnych. Warto podkreślić, że są to jedne z pierwszych układów monolitycznych, w których zastosowano obróbkę litograficzną o tak dużej rozdzielczości. W starszych opracowaniach firmy TRW, wykonanych ze zdolnością rozdzielczą 2 μm , uzyskiwano mniejszą szybkość przetwarzania, np. 30 MHz w 8-bitowym przetworniku typu TDC1014.

Przetworniki typu „flash” opracowane w firmie RCA są produkowane przy użyciu specjalnej technologii C-MOS (z wykorzystaniem szafiru jako podłoża) o zdolności rozdzielczej obróbki fotolitograficznej 4 μm . Są to układy o rozdzielczości 6-bitowej typu CA3300 i 8-bitowej typu CA3308. Oba układy charakteryzują się częstotliwością przetwarzania 15 MHz. Zastosowanie technologii C-MOS daje wprawdzie większą niż w technologii bipolarnej gęstość upakowania elementów w strukturze i zmniejsza zużycie mocy, ale ogranicza szybkość działania układu. Na przykład, struktura przetwornika CA3308 zajmuje powierzchnię równą tylko 2/3 powierzchni struktury układu TDC1025, ale częstotliwość przetwarzania układu CA3308 jest kilkakrotnie mniejsza. Przetworniki typu „flash” są produkowane także przez firmę Siemens (układ SDA5010), a ostatnio produkcję takich układów podjęła firma Sony.

W przetwornikach szybkich o rozdzielczości powyżej 10 bitów korzysta się na ogół z szeregowo-równoległej metody przetwarzania. Przetworniki takie są zwykle układami hybrydowymi, w których osiąga się 12-bitową rozdzielczość z czasem przetwarzania ok. 500 ns. Szybkie przetworniki tego rodzaju z powodu sze-

rokiego zastosowania w technice telewizyjnej są często nazywane przetwornikami wideo. Do tej grupy należy rodzina przetworników firmy Analog Devices, np. układy MOD1005 (10 bitów, 5 MHz), MOD 1020 (10 bitów, 20 MHz), MOD1205 (12 bitów, 5 MHz) – wykonywanych w postaci modułów.

Produkują się obecnie również wiele przetworników przetwarzających napięcie na częstotliwość. Do najczęściej stosowanych należy układ monolityczny AD537 o zakresie częstotliwości wyjściowej do 100 kHz i liniowości $\pm 0,005\%$. Większym zakresem częstotliwości, równym 500 kHz, charakteryzuje się układ monolityczny ADVFC32, a także układ VFC42 firmy Burr Brown (zakres do 1 MHz).

W tabelicy 2 zestawiono podstawowe parametry niektórych wybranych typów przetworników a/c. Na rysunku 1 przedstawiono poglądowe zestawienie porównawcze szybkości i rozdzielczości kilkunastu najbardziej charakterystycznych rozwiązań przetworników a/c, zarówno układów dyskretnych i modułowych jak i hybrydowych oraz monolitycznych. Zestawienie nie obejmuje przetworników o częstotliwości przetwarzania mniejszej od 10 kHz.

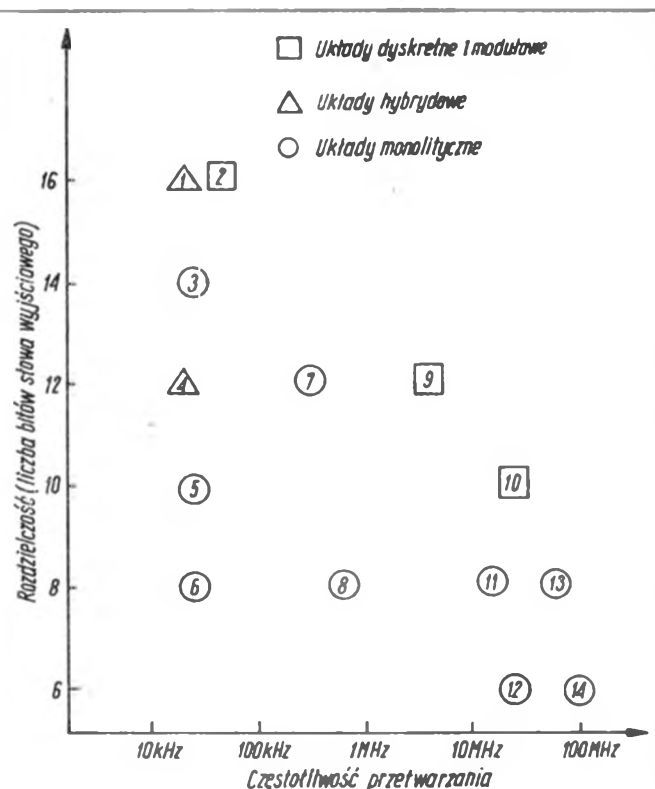
TENDENCJE ROZWOJOWE

W najbliższym czasie można się spodziewać dalszego, szybkiego rozwoju techniki przetwarzania analogowo-cyfrowego oraz powstania wielu nowych układów przetworników, głównie monolitycznych, które mają przewagę nad hybrydowymi i modułowymi ze względu na niższy koszt produkcji i większą niezawodność.

Postęp w dziedzinie monolitycznych przetworników a/c charakteryzuje się obecnie dwiema tendencjami. W jednej grupie układów projektanci dążą do uzyskania coraz doskonalszych parametrów: rozdzielczości i szybkości przetwarzania. W drugiej grupie przetworników, która w przyszłości będzie obejmować wiele układów, dąży się przede wszystkim do rozszerzenia funkcji spełnianych przez przetworniki a/c. Te układy, dzięki wysokiemu stopniowi scalenia, mogą zawierać w jednej obudowie, poza właściwym przetwornikiem a/c, również np. układ próbkujący z pamięcią, multiplexer i układy pamięci buforowej na wyjściu. Te przetworniki przez swą wielofunkcyjność będą w masowych zastosowaniach w systemach sterowanych mikroprocesorami bardziej opłacalne ekonomicznie niż proste układy.

Porównując możliwości rozwoju przetworników a/c opartych na różnych metodach przetwarzania, trzeba podkreślić, że największe perspektywy rozwoju mają układy z bezpośrednim porównaniem typu „flash”. Wzrost zapotrzebowania na przetworniki do kodowania sygnałów wizyjnych i innych sygnałów o wielkiej częstotliwości będzie stymulował rozwój przetworników bardzo szybkich, o częstotliwości przetwarzania ponad 100 MHz i rozdzielczości większej od 8-bitowej. Będą też z pewnością powstawały tańsze przetworniki a/c typu „flash” o częstotliwości przetwarzania rzędu 1 MHz, które mogą stać się konkurencyjnymi w stosunku do przetworników kompensacyjnych.

Wytwarzanie monolitycznych układów cyfrowych ze względu na potrzeby techniki komputerowej jest opanowane lepiej technologicznie niż wytwarzanie układów analogowych. Dlatego w projektowaniu nowych struktur przetworników a/c zary-



Zestawienie porównawcze rozdzielczości i szybkości niektórych charakterystycznych układów przetworników a/c

1 – przetwornik typu ADC71 firmy Burr Brown, metoda kompensacji wagowej; 2 – przetwornik do modulacji PCM, metoda czasowa prosta (opracowanie W. Kayanamury); 3 – przetwornik typu ICL7115 firmy Intersil, metoda kompensacji wagowej; 4 – przetwornik typu AD574A firmy Analog Devices, metoda kompensacji wagowej; 5 – przetwornik typu AD571 firmy Analog Devices, metoda kompensacji wagowej; 6 – przetwornik typu AD570 firmy Analog Devices, metoda kompensacji wagowej; 7 – przetwornik typu Am6112 firmy Advanced Micro Devices, metoda kompensacji wagowej; 8 – przetwornik ADC1020 firmy National Semiconductor, metoda szeregowo-równoległa; 9 – przetwornik typu MOD1205 firmy Analog Devices, metoda szeregowo-równoległa; 10 – przetwornik typu MOD1020 firmy Analog Devices, metoda szeregowo-równoległa; 11 – przetwornik CA3308 firmy RCA, typu „flash”; 12 – przetwornik TDC1014 firmy TRW, typu „flash”; 13 – przetwornik TDC1025 firmy TRW, typu „flash”; 14 – przetwornik TDC1029 firmy TRW, typu „flash”

sowuje się wyraźna tendencja do ograniczania części analogowej przetwornika przez przekazywanie możliwie wielu funkcji do bardziej rozbudowanej części cyfrowej, łatwiejszej do opracowania jako układ monolityczny.

W projektowaniu układów monolitycznych decydującą rolę odgrywa projektowanie wspomagane komputerem (CAD). Istniejące bogate biblioteki programów ułatwią projektantom przetworników a/c przygotowanie projektów nowych struktur monolitycznych metodą składania już opracowanych całych funkcjonalnych modułów układu, a nie poszczególnych elementów. Wpłynie to z pewnością na rozszerzenie możliwości opracowywania nowych monolitycznych przetworników analogowo-cyfrowych.